

Service  
Service  
Service

# Anubis B

## Circuit Description

Indice	Página
1. Introducción	1.1
2. Control	2.1
3. Selector de canales y circuito de frecuencia intermedia	3.1
4. El trayecto del sonido	4.1
5. El trayecto del vídeo	5.1
6. Sincronización y desviación	6.1
7. Teletexto	7.1
8. Picture in Picture	8.1
9. La alimentación	9.1

## Indice

- 1.1 Provisiones para reparaciones
- 1.2 El esquema de bloques

# 1. Introducción

El Anubis B es un nuevo chasis para televisores de color de pantalla pequeña para pantallas de 14", 15", 17" y 21". Los circuitos están incorporados en el dispositivo monolítico y varios módulos. El sistema del dispositivo monolítico es modular, lo que quiere decir que todos los componentes funcionales de un sólo circuito están incorporados en un módulo parcial único en el dispositivo monolítico (véase la figura 1.1).

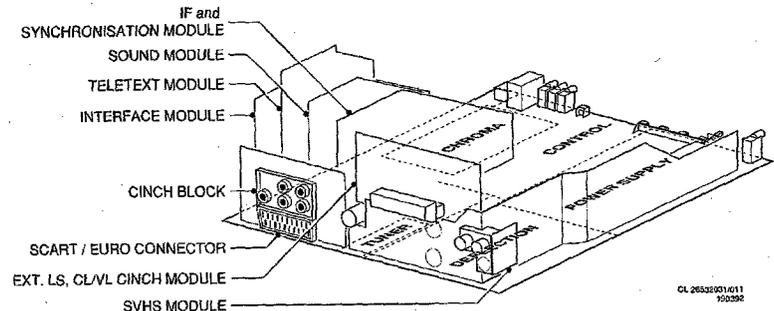


Fig. 1.1

Esto, en combinación con el "Service Default Mode", "Detecciones de fallos" y los "Puntos de comprobación" permite un diagnóstico rápido y, por tanto, buen servicio.

El Anubis B funciona a través de menús; tiene un menú de instalación para la sintonización automática, selección de sistemas y almacenamiento de diversos datos y menús de control para imagen, sonido y otros. Los menús aparecen en la pantalla, pulsando las teclas de mando en cuestión (fig. 1.2).

## 1.1 Provisiones para reparaciones

### Puntos de comprobación

El chasis Anubis B está dotado de puntos de comprobación, TP1, TP2, etc., en la inscripción de servicio en el lado de los componentes del dispositivo monolítico. Dichos puntos permiten realizar un diagnóstico rápido en la parte superior del dispositivo monolítico. Estos puntos de comprobación figuran también en el Manual de Servicio.

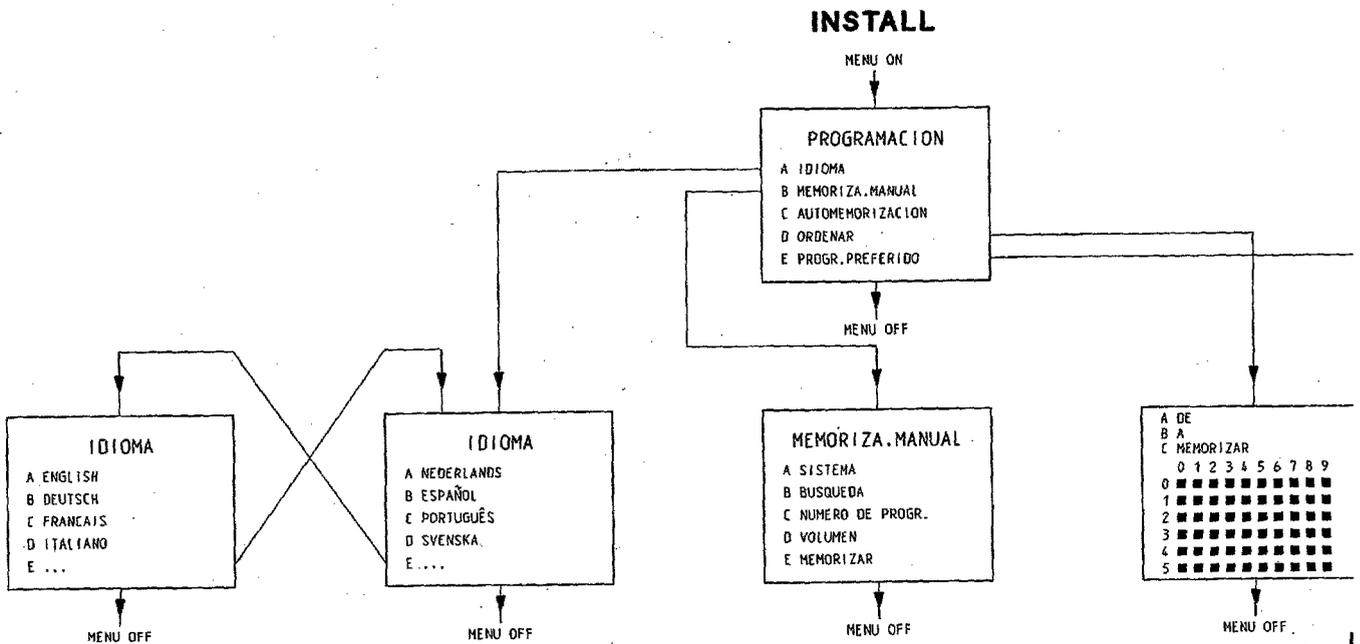
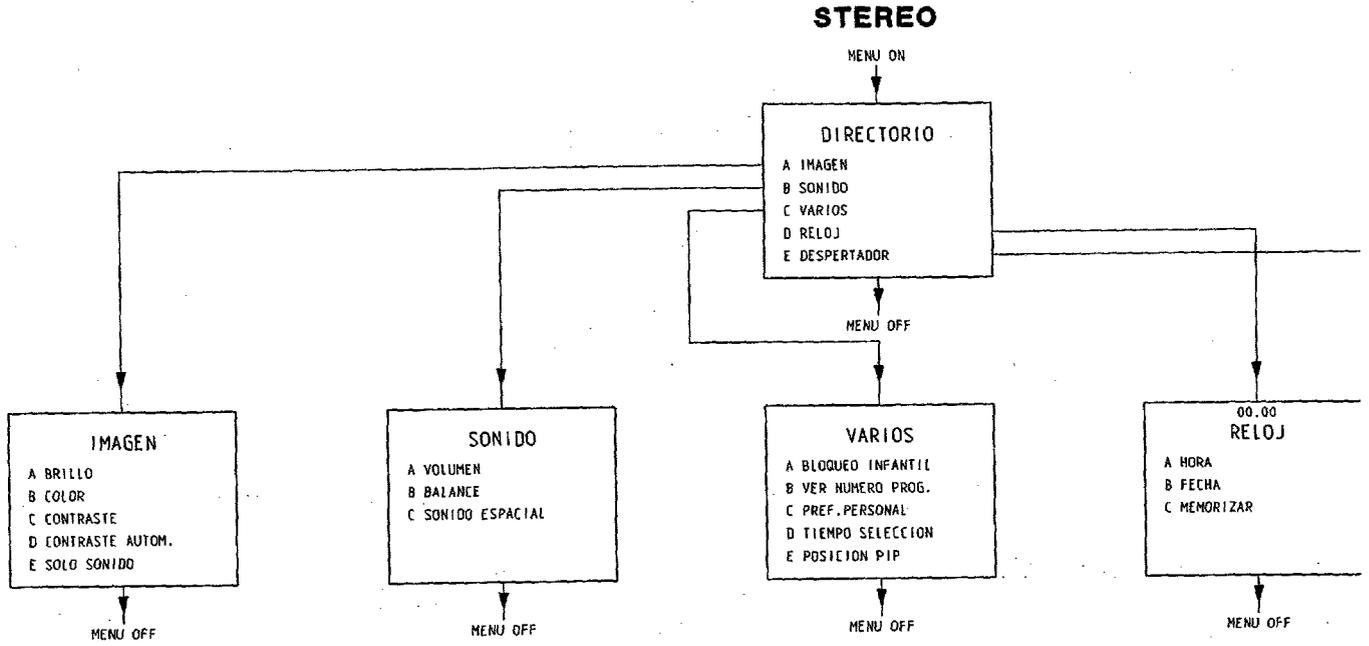
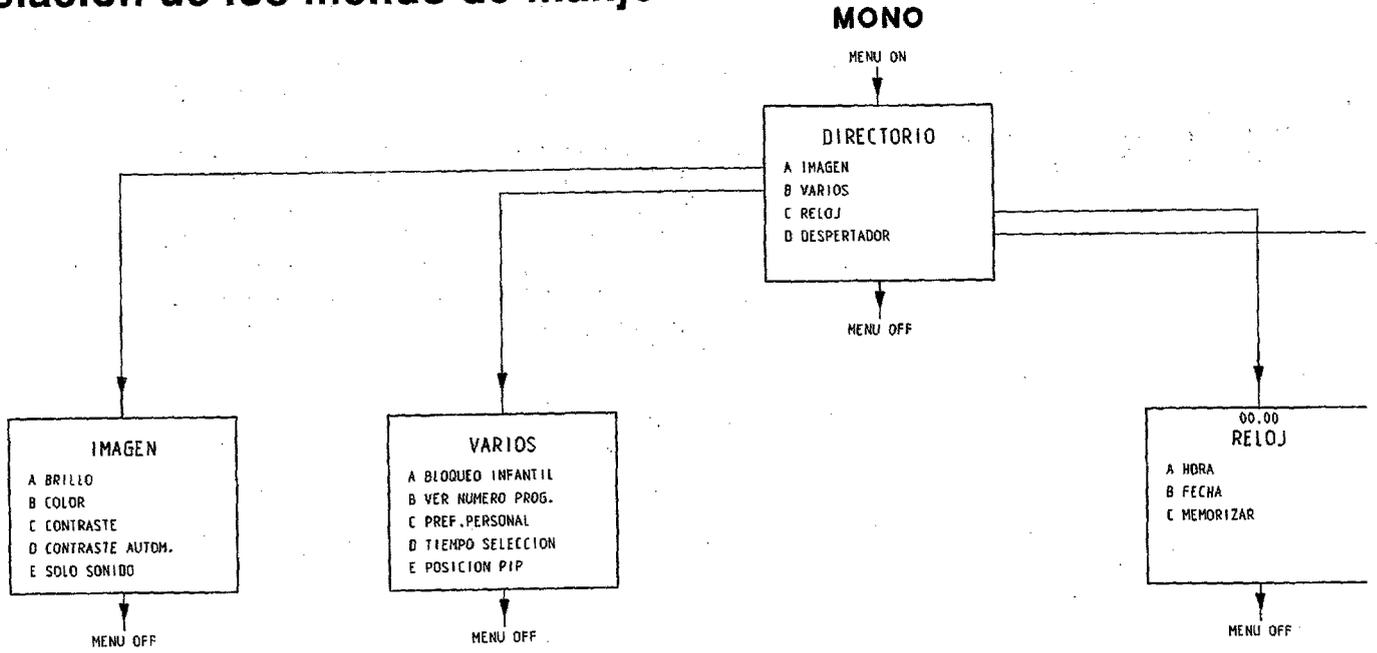
### Service Default Mode

El software del Anubis A también está provisto de un llamado "Service Default Mode". Para activar este modo se debe conectar las patillas de servicio M61 y M62 en el dispositivo portador, y se debe conectar el aparato con el interruptor general.

Para indicar que el aparato está en el modo de Service Default, aparece la letra "S" en la pantalla seguida de 5 dígitos. Estos 5 dígitos indican los 5 últimos fallos detectados, y permiten localizar fallos intermitentes, el último fallo detectado se encuentra en la parte izquierda.

Si el service default mode está activado, el aparato está en una posición definida; todas las funciones están en la posición del centro y el aparato se sintoniza en el programa 1. Todos los voltajes continuos y oscilogramas indicados en el manual, se han medido en esta posición definida. Para salir del modo Service Default Mode se pulsa la tecla stand-by (modo de espera) del mando a distancia.

# Relacion de los menús de manjo

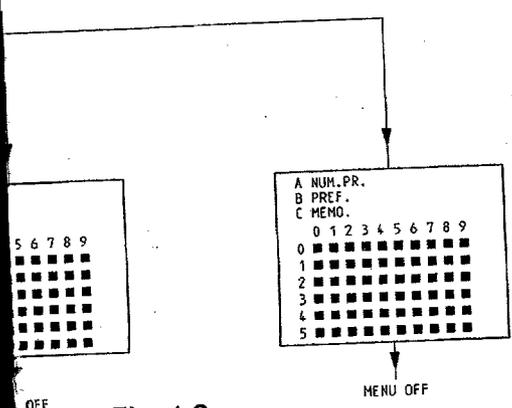
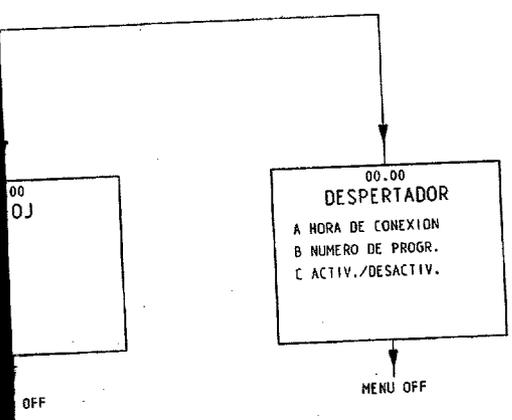
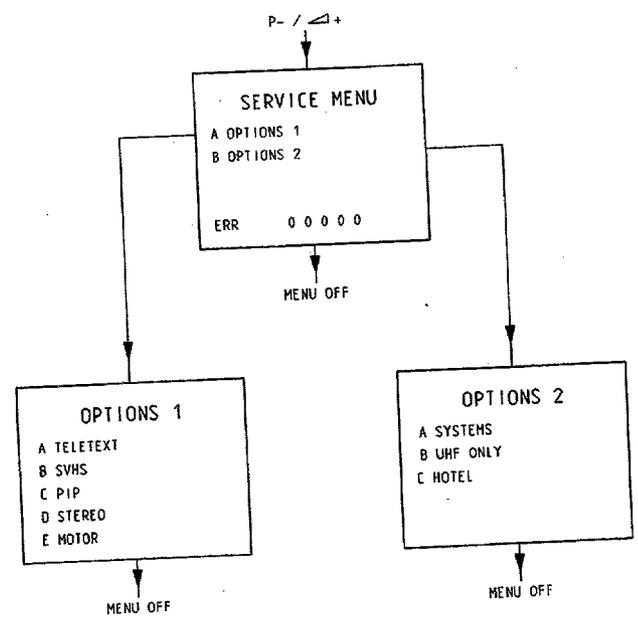
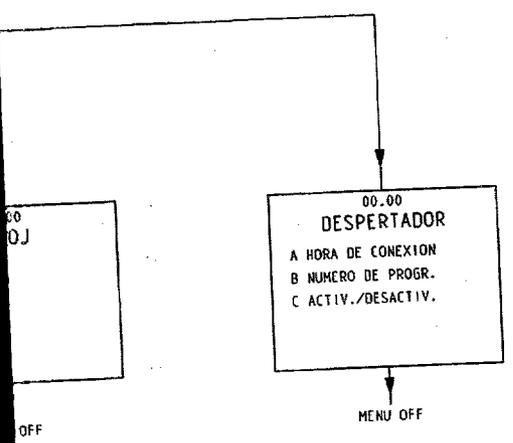


1.2

1.3

ANUBIS B

SERVICE DEFAULT MODE



CL26532032/048.E001  
030492

Fig. 1.2

## Menú de Servicio

Estando en el Service Default Mode, se puede entrar en el modo de servicio, pulsando la tecla "menú" del mando a distancia (o la tecla volumen+ y programa-simultáneamente del aparato mismo). En el modo de servicio se puede definir las opciones (SVHS, sistema, etc.). El soporte lógico del aparato está adecuado ahora para manejar las opciones definidas.

## Detección de fallos

El microordenador incluye también un I<sup>2</sup>C software (Inter IC bus) para la detección de fallos que permite visualizar mensajes de fallos en un circuito determinado, mediante el OSD (On Screen Display) y un LED intermitente.

## 1.2 El esquema de bloques (Fig 1.3)

Los circuitos del Anubis B se hallan en el chasis y en varios dispositivos enchufables. Además de la división funcional en los módulos, también el chasis está subdividido en bloques funcionales, los nombres de estos bloques funcionales figuran asimismo en la inscripción de servicio.

### Sintonizador

#### Selector de canales

En la posición 1901 se encuentra el selector de canales, un UV917 para la recepción VHF-UHF-S, un UV915 para la recepción de VHF-UHF-S-Hiperbanda o un U943 para la recepción de solamente UHF. El selector de canales se sintoniza conforme el principio VST. El IC 7010 (LA7910), un decodificador tres dos, regula la conmutación de banda.

### IF/SYNC

#### FI/sincronización

El IC 7300 (TDA4504) contiene el amplificador de frecuencia intermedia de vídeo, detector de frecuencia intermedia, conmutador vídeo y los circuitos de sincronización. Con aparatos mono FM el sonido es también conducido por esta frecuencia intermedia.

### Chroma

#### Crominancia

El módulo chroma se compone de IC 7250 (TDA4650) un decodificador de colores multiestándar o IC 7260 (TDA4510) un decodificador de color PAL, IC 7290 (TDA4661) la banda de base delay-line (= circuito de retardo) e IC 7280 (TDA3504) siendo el IC controlador de vídeo. Los amplificadores finales RGB se hallan en el dispositivo del tubo de imagen.

### Deflection

#### Desviación

La etapa de salida horizontal la forman el transistor 7445 y el transformador de línea 5445. La etapa de salida horizontal regula la alta tensión y la tensión de enfoque, también suministra las tensiones de alimentación +163V, +7, +13 y +26. El IC 7400 (TDA3653) controla la desviación vertical.

### AM/FM Stereo

#### Estéreo AM/FM

Para sonido estéreo FM o AM se usa un amplificador adicional de frecuencia intermedia en IC7100 (TDA3843 para AM, TDA3845 para FM y AM estéreo).

**FM Sound****Sonido FM**

Para la demodulación de sonido FM modulado se usa IC 7100 (TDA3827). Mediante este IC también se conmuta entre AM, FM o audio procedente del euroconector.

Con aparatos estereofónicos se usa el IC 7140 para la demodulación de la onda portadora adicional. IC7806 permite la conmutación entre mono, estéreo, idioma I o idioma II. Esta selección la tiene que hacer el usuario mismo. Un circuito de detección indica si se recibe o no una onda portadora adicional.

Todos los amplificadores finales de sonido están captados IC 7130 (mono/derecho) e IC7160 (izquierdo).

**Power supply****Alimentación**

La alimentación separada de red la forman el transistor-mosfet 7525 y el transformador 5525 y es del tipo S.O.P.S. (Self Oscillating Power Supply).

La alimentación suministra las tensiones de alimentación +95, +12 y +5.

**Controls****Control**

El IC7600 del microordenador (P83C054BBPNB) direcciona los controles.

**Euro****Euroconector**

El Anubis B está dotado de un Euro (scart) conector y un conector SVHS. La selección de la fuente de la señal de imagen se efectúa en IC7805 (CD4052), la selección de la fuente para el sonido en IC7807 (CD4052) y en caso de disponer de PIP, la selección de fuente de PIP tiene lugar en IC7806 (CD4052). Las señales SVHS se mezclan previamente a este propósito y se convierten en una señal CVBS.

**TXT****Teletexto**

El Anubis B puede estar provisto de un decodificador de teletexto CCT (Computer Controlled Teletext). La información RGB del teletexto va al controlador de vídeo IC7280 (TDA3504).

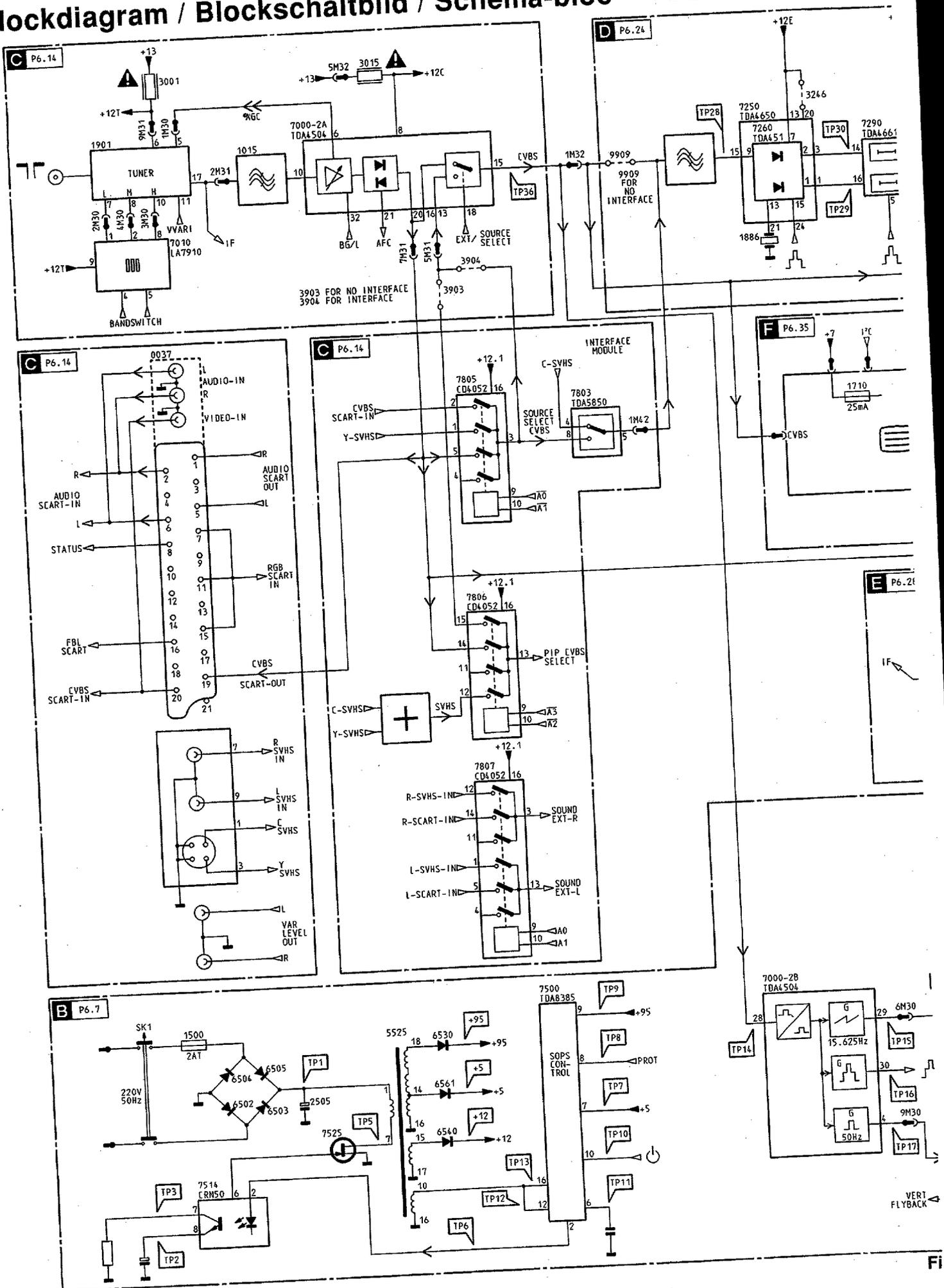
**Picture in Picture****Imagen en la imagen**

La información RGB de imagen en la imagen del módulo PIP se multiplexa en el módulo PIP con la información RGB del euroconector. La información RGB se mezcla a continuación con la información TXT y se envía al controlador de vídeo (IC7280/TDA3504).

# Blockdiagram / Blockschaltbild / Schéma-bloc

ANUBIS B

1.6



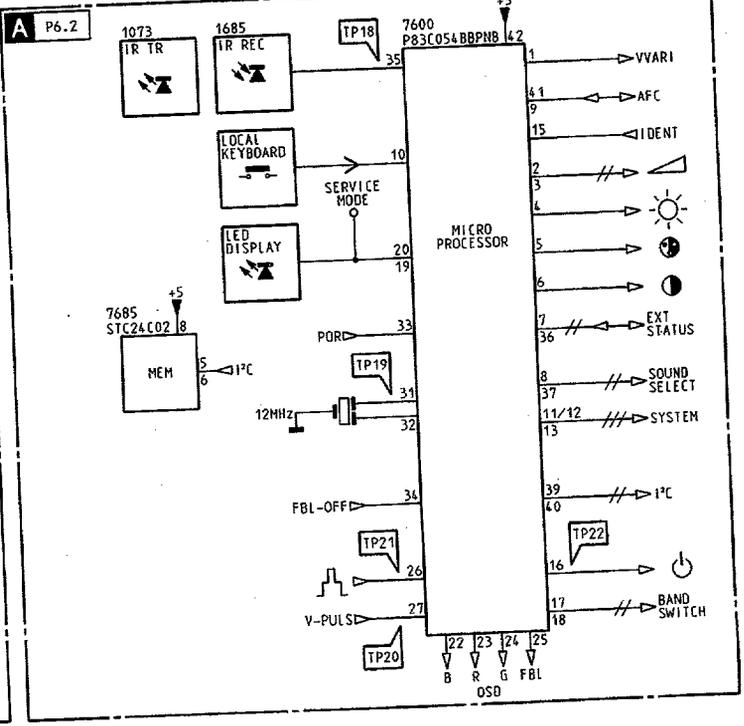
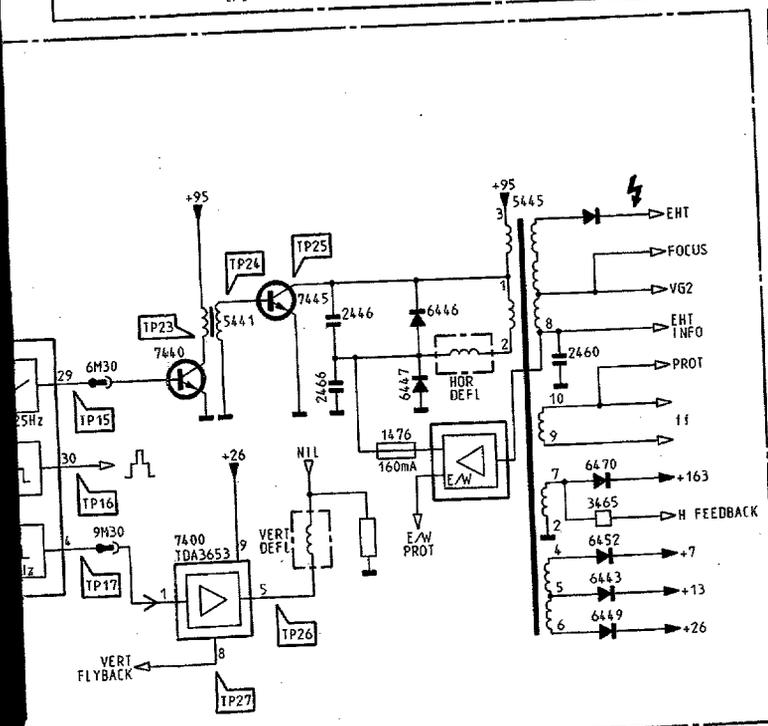
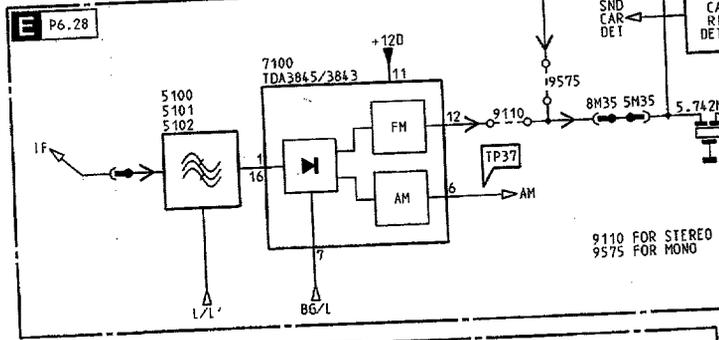
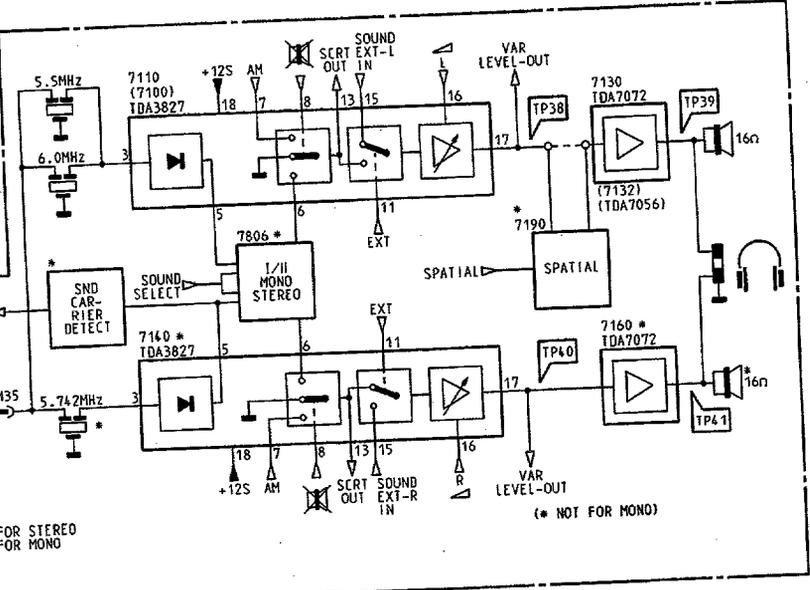
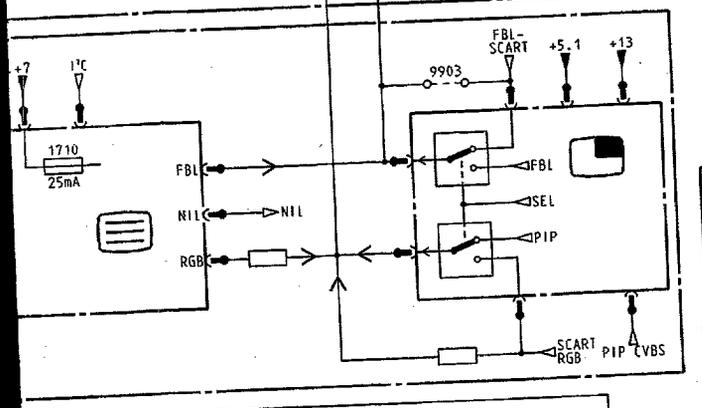
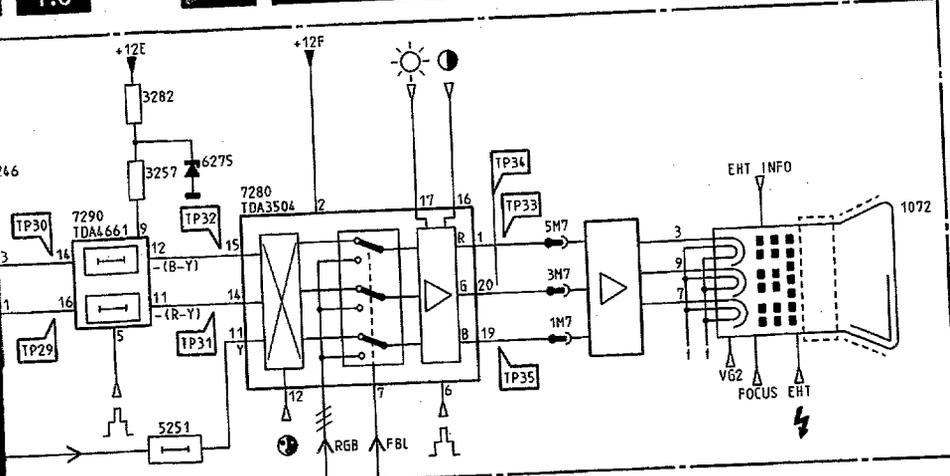


Fig. 1.3

## 2. Control

Todas las funciones de mando y control están estructuradas en torno a un microordenador de 42 patillas IC7600 del tipo P83C054 (Fig. 2.1)

### Power-on reset (POR)

La frecuencia del oscilador (12MHz) del microordenador se ajusta mediante el cristal en las patillas 31 y 32. Para una inicialización correcta del microordenador, la clavija 33 recibe un pulso POR (Power On reset) en cuanto se conecte el aparato con el interruptor de red. Entonces se efectúa la inicialización y el microordenador arranca.

### Teclado

El teclado cuenta con 5 teclas (Volumen +/-, Programa +/- e Instalación). Cada conmutador está conectado con el voltaje de +5. Al pulsar una tecla el voltaje de +5 es transmitido a un divisor de tensión que consta de una resistencia que pertenece a la tecla que se haya pulsado (3640, 3642, 3643, 3644 y 3646) y la resistencia común R3645. La tensión dividida se suministra a la patilla 10 de IC7600. Puesto que cada conmutador direcciona otra resistencia, se crea cada vez otro valor de tensión en la patilla 10, lo que permite al microordenador detectar qué tecla se ha pulsado.

### Tensiones de conmutación por sistema

En las patillas 11, 12 y 13 respectivamente, se hallan las tensiones de conmutación para BG/L, L/L' e I. Transistores TS7654, TS7672 en TS7674 invierten las señales de conmutación y direccionan los ICs de frecuencia intermedia para audio y vídeo.

### On screen display

Presentación en la pantalla  
Por medio del generador OSD se presenta información en la pantalla sobre la banda sintonizada, el lugar en la área sintonizada, sistema seleccionado, temporizador de apagado, número de programa y el ajuste de las diversas regulaciones de imagen y sonido.  
La información OSD la proporcionan las señales R, G y B en patillas 22, 24 y 23. En la patilla 25 está la correspondiente señal de supresión rápida.  
La información OSD es sincronizada con la imagen principal por el impulso de castillo de arena. El transistor TS7670 extrae el disparo del castillo de arena y lo pasa a la patilla 26/IC7600. Después de haber sido separado por TS7660, el transistor TS7665 extrae el impulso de sincronización vertical del castillo de arena y lo añade a la patilla 27/IC7600.  
El generador OSD es controlado por un propio oscilador, con circuito de oscilación C2677, C2678, L5677.

### Memoria

El microordenador está conectado con una memoria no volátil IC7685 (EAROM) por medio del bus I<sup>2</sup>C. En esta memoria se almacenan los datos de preferencia y de programación.

### Regulación de volumen y sonido

Se dispone de 5 regulaciones análogas: volumen 1 (patilla 3), volumen 2 (patilla 2), brillo (patilla 4), saturación de color (patilla 5) y contraste (patilla 6). Volumen 1 regula el volumen par el canal derecho y volumen 2 para el canal izquierdo. Para regular el balance se puede cambiar la relación entre ambos volúmenes.

La modulación de las salidas de regulación de IC7600 es de impulsos en duración.

Por medio de redes-RC se convierten las señales moduladas de impulsos en duración en voltajes continuos. La supresión de sonido tiene lugar dentro del microordenador bajando el volumen.

### Autocontraste

Transistor TS7613 es el sensor para el circuito de autocontraste. Cuando el aparato está conectado el microordenador (IC7600) pone el contraste (patilla 6) en máximo. Mediante patilla 38/IC7600 se activa el circuito y la señal de ajuste para el contraste se adapta a la cantidad de luz ambiente por medio de TS7601 y TS7612.

### Sintonización

La sintonización es del sistema VST (Voltage Synthesized Tuning). Este sistema está basado en el principio que para sintonizar una emisora en el aparato se varía linealmente la tensión de sintonización (Vvari) para el selector de canales. En la patilla 1 del microordenador está presente la tensión de sintonización (0V2 hasta 5V) y a través de +95 se pone al nivel exacto.

El CFA (Control de Frecuencia Automático) que se suma con la tensión de sintonización, se desconecta durante la búsqueda de una emisora con la patilla 41. Si durante la búsqueda de una emisora entra una señal IDENT en la patilla 15, el microordenador controlará con la patilla 9 si la sintonización es correcta y si se puede conectar el CFA de nuevo.

Para la conmutación de banda el microordenador tiene dos tensiones de conmutación de banda en las patillas 17 y 18.

### Stand-by

#### Modo de espera

La señal conmutadora stand-by NOT está presente en la patilla 16 del microordenador. Con esta señal el microordenador puede poner la alimentación en el modo de espera.

El LED en la patilla 20 se enciende rojo cuando está en el modo de espera, verde con funcionamiento normal, y naranja cuando recibe comandos RC5.

### Selección de sonido

A la patilla 14 se genera una señal que indica la recepción de una portadora de sonido adicional. En este caso se enciende LED 6613. Esta señal no indica si la emisión es en estéreo o en dos idiomas. El usuario mismo tiene que elegir idioma I, idioma II o estéreo. La selección estándar es siempre sonido mono.

Con la tensión en la salida de selección de sonido (patilla 8/IC7600) se puede seleccionar estéreo, mono, idioma I o idioma II.

### Spatial

#### Espacial

En caso de aparatos estéreo se puede activar el efecto estéreo espacial con la patilla 37/IC7600.

### Status extern in

#### Estado externo in

Si se ofrece una tensión de estado a la patilla 8 del euroconector, la patilla 36/IC7600 baja. Con la patilla 7/IC7600 el microordenador selecciona ahora las señales de audio y vídeo en la entrada externa. Si se ofrece además de la tensión de estado en la patilla 8 del euroconector, también una señal de supresión rápida en la patilla 16, se seleccionan las señales RGB de entrada ofrecidas. Si se selecciona ahora el modo-TV, se suprime la señal de supresión rápida con la patilla 34/IC7600, seleccionando de este modo otra vez la señal del sintonizador.



## Indice

- 3.1 Selector de canales  
3.2 Paso de frecuencia intermedia

## 3. Selector de canales y frecuencia intermedia

### 3.1 Selector de canales

El selector de canales 1901 (véase la fig. 3.1) es un UV917, UV915 o un U943. El U943 es un selector de canales adecuado solamente para la recepción en banda alta. (véase Tabla 1).

El UV917 es adecuado para recepción en banda baja, banda media y banda alta y el UV915 es además también adecuado para la recepción de la hiperbanda. Con un selector de canales UV915 y UV917, IC 7775 (LA7910), un decodificador tres dos, conmuta de banda con las patillas 7, 8 y 10 del selector de canales.

Banda baja: 46 - 118 MHz (VHFI + S)

Banda media: 118 - 350 MHz (S + VHFIII) UV917

Banda alta: 118 - 450 MHz (S + VHFIII + Hyper) UV915

Banda alta: 450 - 861 MHz (UHF)

	BANDA	IC7010		1901		
		3	4	7	8	10
U943	ALTA	NO PRESENTE		B	B	A
UV917	BAJA	B	B	A	B	B
UV915	MED	A	B	B	A	B
	ALTA	A	A	B	B	A

Tabla 1

La tensión de sintonización  $V_{\text{vari}}$  se suministra por medio de la patilla 11 y la tensión AGC (Automatic Gain Control) por medio de la patilla 5.

En la patilla de salida 17 del selector de canales está presente la señal de frecuencia intermedia 38,9MHz (33,4MHz si se ofrece una señal según el sistema SECAM L').

### 3.2 Paso de frecuencia intermedia

El filtro de paso de banda 1301 determina la característica del paso de frecuencia intermedia.

Para los aparatos PAL/SECAM BG se usa solamente un filtro 5,5MHz SAW (Surface Acoustic Wave).

Para aparatos PAL/SECAM BGILL' se usa un filtro conmutable.

Para la recepción de los sistemas L'/I (señal conmutadora BG/L "alto"), no se introduce ningún cambio y el ancho de banda del filtro es de 6 MHz.

Para la recepción de los sistemas BGL la señal conmutadora es BG/L "bajo". Con esta señal el filtro supresor de bandas L5305/C2326 se conecta paralelo con la entrada del filtro, reduciendo el ancho de banda a 5,5 MHz.

Para aparatos solamente adecuados para recibir el sistema PAL I, se usa para 1301 un filtro con una ancho de banda de 6.0MHz.



Frecuencia automática

La señal AFC en la patilla 21 se deriva de la señal de referencia y la regulación se adapta dentro del IC para modulación negativa o positiva.

Selección de la fuente

La señal CVBS es retransmitido por medio de la patilla 16 al conmutador de selección de fuente en el IC. Con la señal conmutadora del estado en la patilla 18, se puede seleccionar mientras entre CVBS interno o una señal CVBS del euroconector.

La señal CVBS seleccionada está disponible en la patilla 15.

atillas  
n si el  
ación  
ión  
nible  
la  
as  
CAM L'  
de las  
con la  
a  
la  
a  
MHz

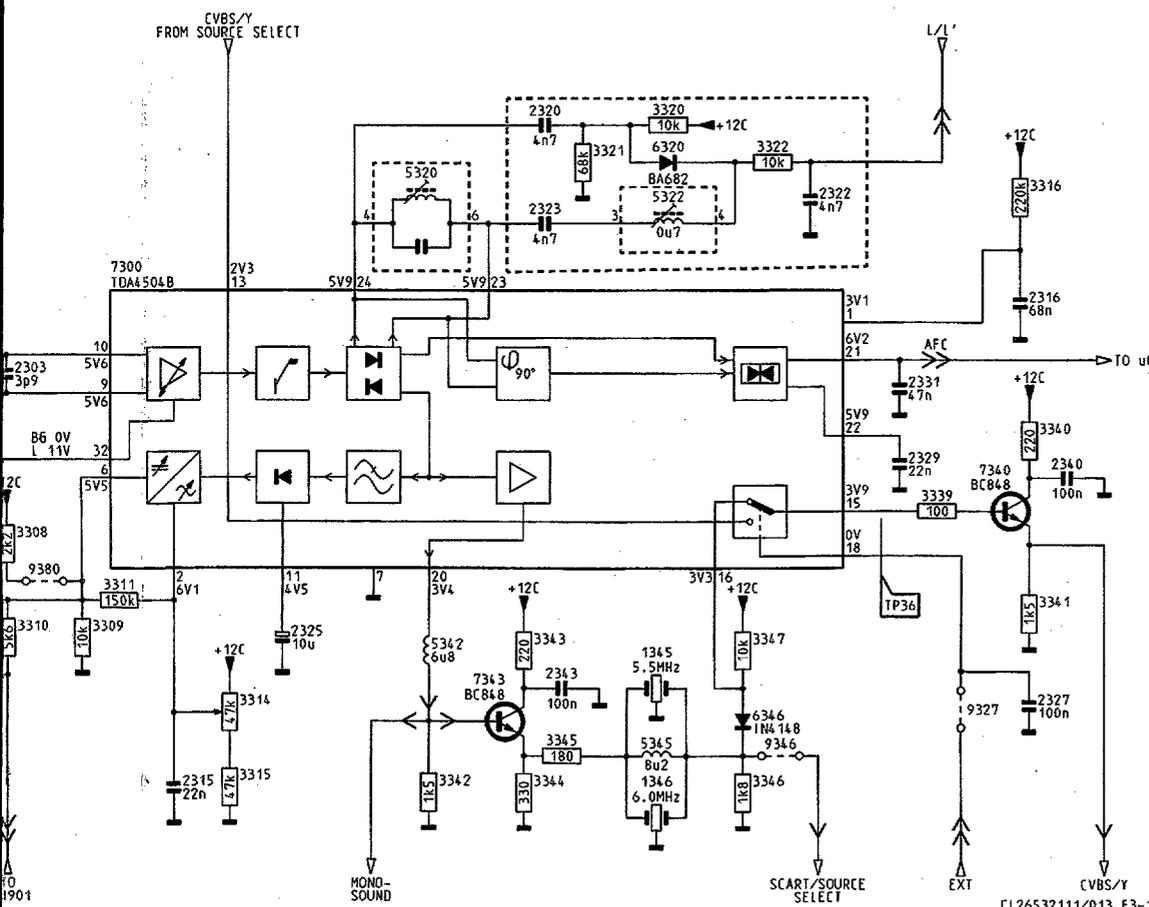


Fig. 3.1

CL26532111/013, F3-1

**Indice**

- 4.1 Sonido FI
- 4.2 Módulos de sonido

## 4. El trayecto del sonido

Se distinguen dos trayectos del sonido. Para aparatos con solamente recepción en FM-mono, se deriva la señal en la patilla 20 del vídeo frecuencia intermedia (IC7300). Esta señal es transmitida vía TS7576 al demodulador de sonido. (IC7100).

Para aparatos con estéreo FM y/o AM se ha añadido un separado circuito de sonido de frecuencia intermedia en torno al IC7593.

### 4.1 Sonido FI (Fig. 4.1)

El filtro 2578/5578 elimina las señales de ruido en 30,9 MHz de la señal de frecuencia intermedia procedente del selector de canales. Por medio de un filtro 5584, con una característica de paso conmutable se genera la señal al circuito de entrada 5587 de la demodulación de frecuencia intermedia/AM IC 7593 (TDA3843 para AM, TDA3845 para estéreo-FM & AM). La característica conmutable se necesita porque los sistemas de sonido para PAL/SECAM BG, SECAM L y SECAM L' son diferentes. Para señales de sonido AM (TDA3845) la demodulación se lleva a cabo mediante el circuito 5593. La conmutación de los sistemas se realiza con las señales conmutables BG/L y L/L'.

#### Sistema BG

Del sistema BG ambas señales conmutables son bajas; Los diodos 6584 y 6585 no conducen, los diodos 6579, 6581, 6589 y 6582 conducen. Los condensadores 2579, 2581, 2590 y 2106 determinan también la sintonización del filtro.

#### Sistema L

La señal conmutable BG/L del sistema L es alta; Todos los diodos conmutables conducen. Además de los condensadores 2579, 2581, 2590 y 2106 también 2587 y 2585 determinan la sintonización del filtro.

#### Sistema L'

Del sistema L' ambas señales conmutables son altas; Los diodos 6579, 6581, 6589 y 6582 no conducen, los diodos 6584 y 6585 conducen. Los condensadores 2587 y 2585 determinan ahora también la sintonización del filtro. La señal demodulada AM está disponible en la patilla 6 del IC7593. La señal FM de frecuencia intermedia está disponible en la patilla 12 del IC7593.

## 4.2 Módulos de sonido

Los aparatos Anubis B pueden estar dotados con dos diferentes módulos de sonido; un módulo de sonido mono o estéreo.

### Módulo de sonido mono

En cuanto al aspecto técnico de los circuitos, el módulo de sonido mono es idéntico al canal mono del módulo de sonido estéreo. Funciones específicas, tales como selección del sonido, selección del sistema de sonido y espacial, sin embargo, no están presentes en el módulo de sonido mono.

### Módulo de sonido estéreo (fig. 4.2)

El módulo de sonido estéreo consta de dos canales individuales. En ambos canales se regula el volumen independientemente, de esta manera se regula también el balance. La clase de emisión no se detecta (dos idiomas/estéreo), el sistema de detección sí indica la recepción de una segunda onda portadora. El usuario mismo tiene que elegir la reproducción en mono, estéreo o dos idiomas.

### Mono/derecho/idioma I

Para el sonido modulado mono-FM, la señal de sonido mono es filtrada por el filtro 1101 o 1102 de la señal de frecuencia intermedia. Solamente si se selecciona PAL I, la señal conmutadora PAL I está baja y 1102 está paralela con 1101 y la sintonización del filtro se pone en 6,0 MHz. Esta señal conmutadora hace que el circuito de demodulación 5107/2109 del IC 7100 se ajusta a 6,0 MHz, los condensadores 2107 y 2108 se conectan en paralelo al filtro.

### Selección del sistema de sonido

El sonido demodulado, patilla 5, es transmitido después de la poscorrección y circuito tampón en torno a IC7182 a la selección IC 7185. La señal de sonido seleccionada (patilla 13) vuelve a la patilla 6 del IC7110. En la patilla 7 está eventualmente el sonido AM demodulado, con el nivel de tensión de la patilla 8 se puede seleccionar entre MUTE (mudo), sonido FM o AM.

### Selección de fuente & Regulación de volumen

La señal pasa, a través de un amplificador y conmutador de selección de fuente, selección entre sonido del euroconector (patilla 11) o de la recepción TV, a un amplificador graduable donde se puede regular el volumen con la tensión en la patilla 16.

Al conectar el aparato, TS7102 pone la señal de salida en la patilla 17 en cortocircuito con masa para prevenir sonidos de conmutación.

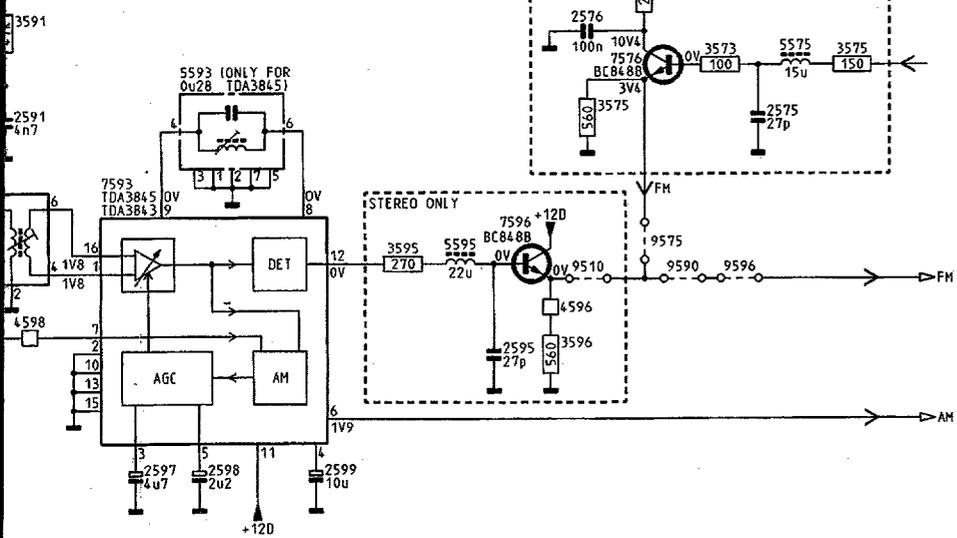


### Selección de fuente & regulación de volumen

La señal pasa, a través de un amplificador y conmutador de selección de fuente, selección entre sonido del euroconector (patilla 11) o de la recepción TV, a un amplificador graduable donde se puede regular el volumen con la tensión en la patilla 16.

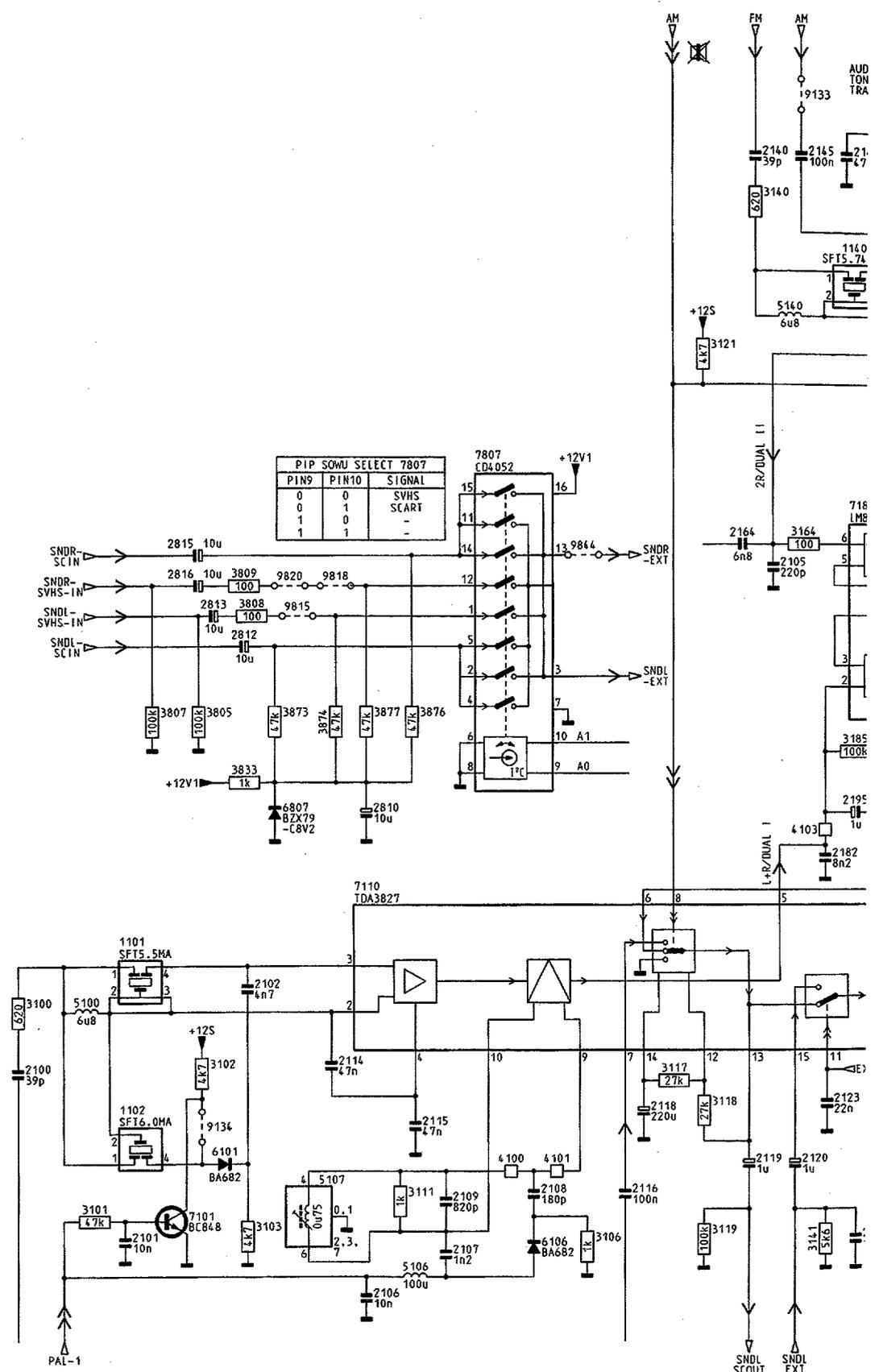
Al conectar el aparato, TS7103 pone la señal de salida en la patilla 17 en cortocircuito con masa para prevenir sonidos de conmutación.

MHz)  
filtro  
está  
  
és de  
a  
tilla 3)



26532111/013, F4-1

Fig. 4.1



Fig

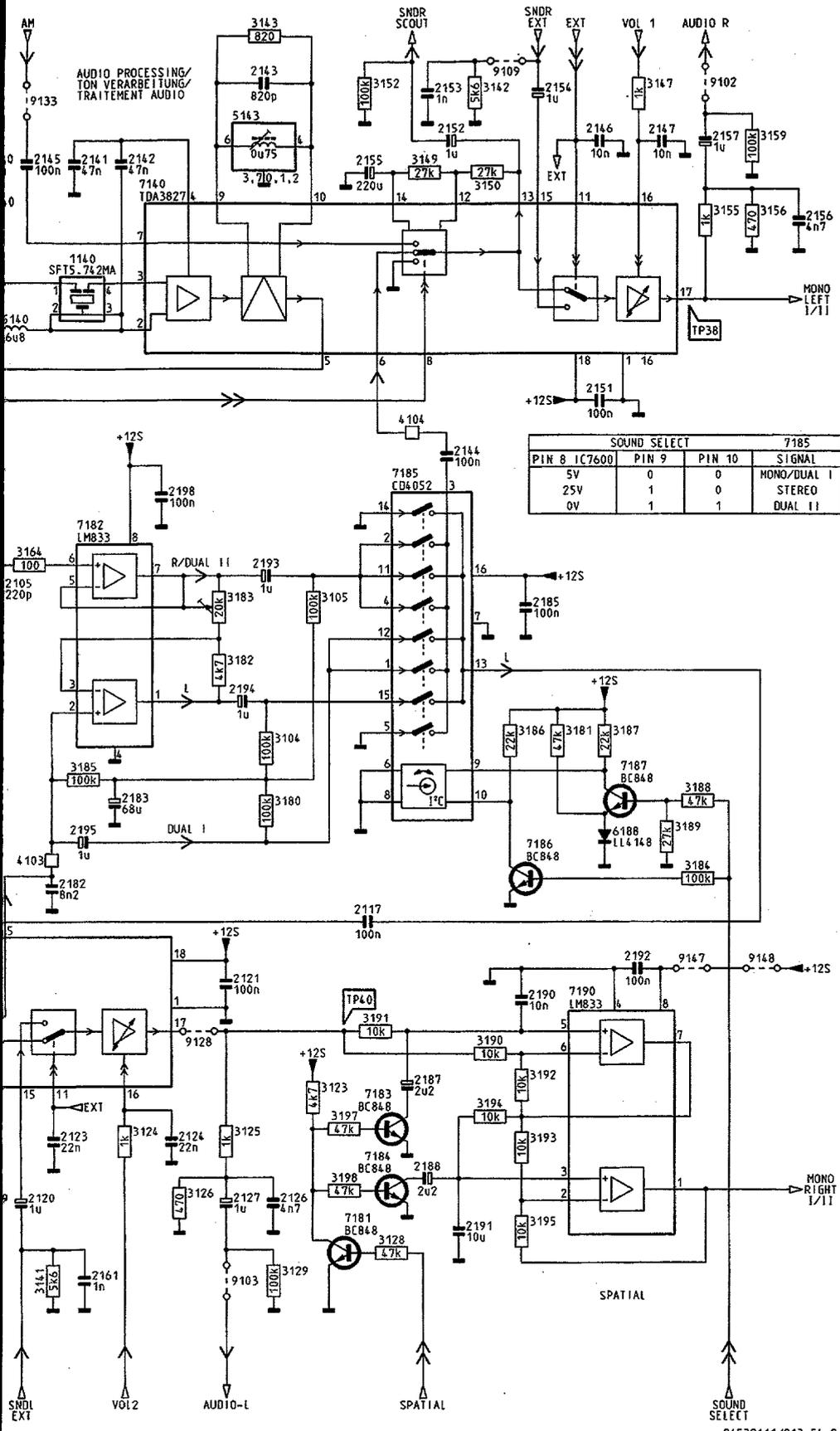


Fig. 4.2

## Selección de sonido

El IC 7185 permite la selección entre mono, estéreo, idioma I e idioma II. Esta selección la debe hacer el usuario mismo (selección de idioma en el mando a distancia). Activando esta tecla, el control en la línea de selección de sonido genera una tensión de 0V, 2,5V o 5V, lo que depende de si se elige mono/idioma I, estéreo e idioma II.

## Selección de fuente

Con aparatos que disponen de un módulo interfaz es posible elegir con el IC7807 (CD4052) el sonido correspondiente a la señal de vídeo reflejada en este momento.

## Detección 2nda onda portadora (Fig. 4.3)

La señal demodulada de una posible 2<sup>nda</sup> onda portadora (patilla 5/IC7140), es generada al transistor TS7165. Este transistor, en combinación con TS7170 amplifica la señal, que a continuación es rectificada por D6107. El amplificador diferencial TS7173/TS7174 forma un comparador de tensión que compara la tensión rectificada en el cátodo de D6107 con la corriente de referencia de la imagen de corriente TS7111 y TS7175. Cuando la tensión en la base de TS7173 ha alcanzado determinado valor, se halla una señal en la 2da onda portadora, y TS7112 saldrá de conducción y el microordenador recibe la señal de la 2da onda portadora.

## Los amplificadores finales (Fig. 4.4)

El IC 7130 e IC7160 son los ICs de los amplificadores finales, cada uno con una potencia de salida nominal de 1 Vatio. Son amplificadores finales con dos salidas conectadas en fase opuesta (circuito puente), entre las cuales se puede conectar el altavoz.

Con el conmutador SN1 se puede seleccionar entre altavoces internos y externos. Al conectar unos auriculares se interrumpe la señal hacia las altavoces.

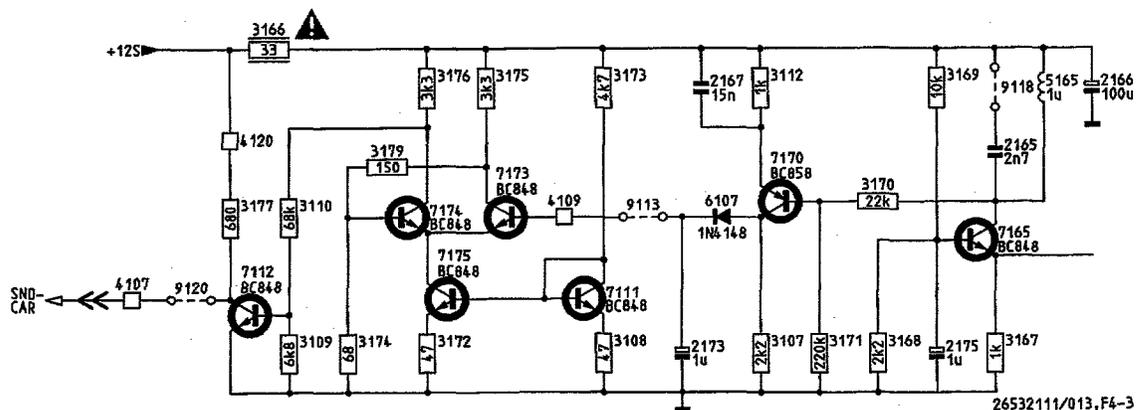


Fig. 4.3



## 5. El trayecto del vídeo

### Índice

- 5.1 Selección de fuente
- 5.2 Trayecto de la luminancia
- 5.3 Trayecto de la crominancia
- 5.4 El controlador de vídeo
- 5.5 Amplificadores finales RGB

### 5.1 Selección de fuente (Fig. 5.1)

En los aparatos sin módulo interfaz la señal CVBS va directamente del sintonizador al trayecto de la crominancia y luminancia.

En aparatos con módulo interfaz el conmutador de selección de fuente (IC7805) selecciona una de las señales de vídeo ofrecidas. Esta señal puede ser la CVBS del sintonizador (patilla 5), CVBS del Euroconector (patilla 2) o Luminancia de la entrada SVHS (patilla 1). La señal seleccionada (patilla 3) es amplificada por TS7813 y TS7826 y es distribuida sobre el trayecto de la luminancia (vía TS7809) y el trayecto de la crominancia (vía IC7803). Normalmente IC7803 pasa la señal croma-CVBS al procesado de crominancia. Con reproducción SVHS el transistor TS7812 es dirigido en conductividad, poniendo la patilla 3-IC7803 baja y la señal croma SVHS generada vía la patilla 4 es seleccionada.

### Selección de fuente-PIP

Con el conmutador de selección de fuente para la imagen PIP (IC7806), se puede seleccionar entre señales CVBS del sintonizador (patilla 14), del euroconector (patilla 15) o de la entrada SVHS (patilla 12). Para ello la señal SVHS se convierte en una señal CVBS. Con el filtro 5800 se eliminan los componentes 4,43 MHz de la señal-Y, y la luminancia y crominancia se suman vía R3879 y R3862.



### Regulación de la selección de fuente

El microordenador direcciona los conmutadores vía IC7804. Es un IC regulado I2C cuyas patillas de salida 4, 5, 6, 7, 10 y 11 se pueden subir o bajar a deseo. Estas salidas direccionan los diversos ICs de selección (IC7805, IC7806 y IC7807).

### 5.2 Trayecto de la luminancia (Fig. 5.2)

La línea de retardo 5251 retrasa con 500ns la señal CVBS/SVHS-Y seleccionada para el trayecto de la luminancia. Por ello la señal de luminancia y crominancia estarán disponibles simultáneamente el IC de regulación de vídeo IC 7280 (TDA3504). Con aparatos sin SVHS la señal de luminancia es filtrado por un filtro de eliminación croma en 5251. En aparatos con SVHS lo elimina el filtro 5280, este filtro se desconecta vía TS5285 cuando se reproduce en SVHS.

CVBS  
patilla  
ñal  
ncia  
03).  
do  
ada  
gen  
BS  
5) o  
HS  
a  
2.

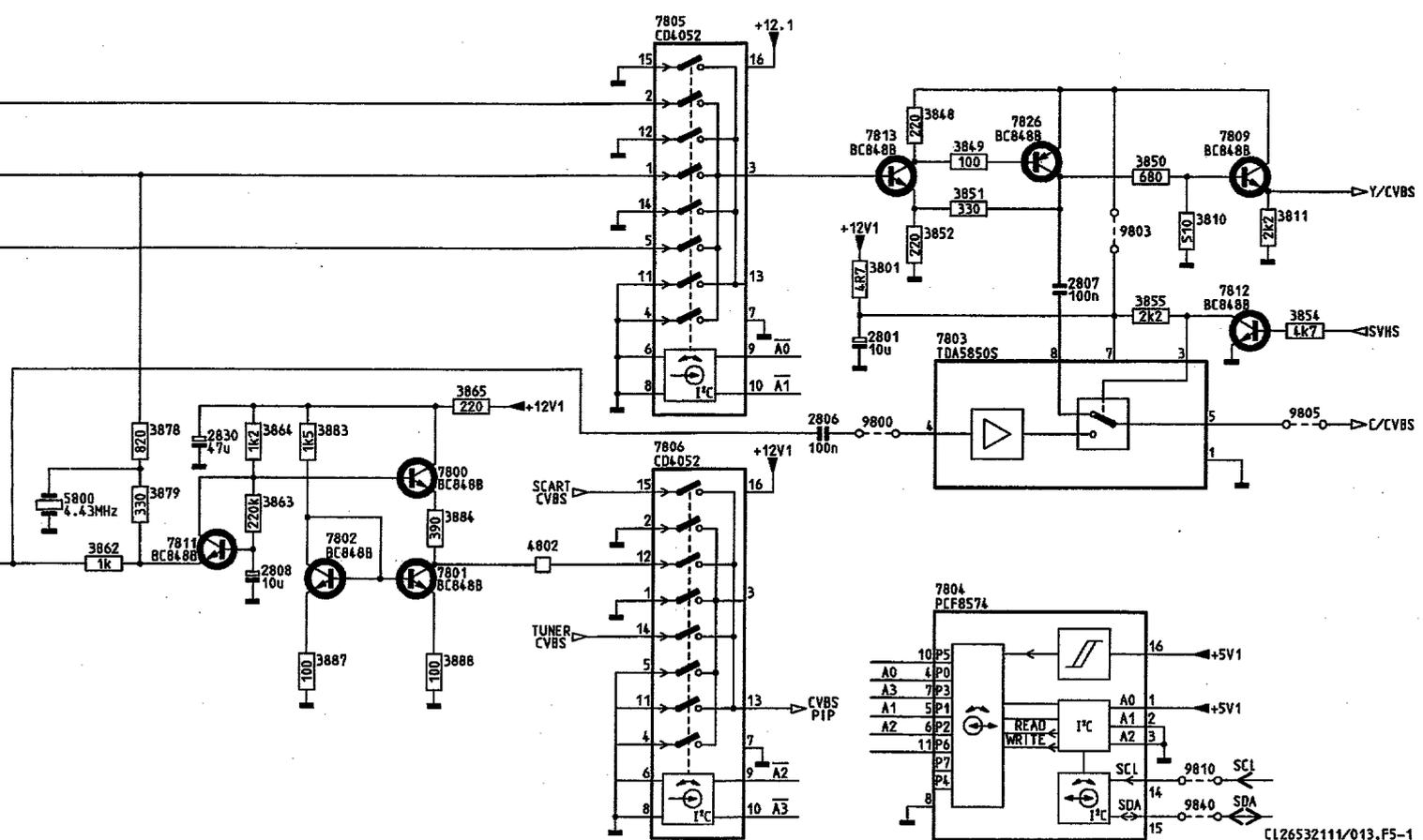


Fig. 5.1



## 5.3 Trayecto de la crominancia (Fig. 5.3)

La señal de crominancia seleccionada (CVBS/SVHS-C) se genera a través de un filtro de entrada en IC 7250 (TDA4650) o IC 7260 (TDA4510).

IC 7260 se aplica solamente a aparatos que son adecuados para recibir señales PAL, sin embargo el IC 7250 se aplica para aparatos adecuados para recibir señales PAL y SECAM.

La señal CVBS es conducida a un filtro croma de paso de banda. En caso de un aparato que es adecuado para la recepción de PAL solamente, es formada por la bobina 5252 y el condensador 2258. El filtro está sintonizado en 4,43 MHz.

Si el aparato es adecuado para recibir tanto PAL como SECAM se amplía el filtro con transistor 7251 y bobina 5259. Al reconocer la señal PAL se elimina 7251, creándose un filtro de paso de banda en torno a la bobina 5259 y condensador 2258. Este filtro está sintonizado en 4,43 MHz.

Al reconocer la señal SECAM, 7251 es mandada en conductividad. El filtro formado con SECAM tiene una curva en sentido contrario de las agujas de reloj con un máximo de 4,286 MHz. Se ajusta con L5259.

En la patilla 9 del IC 7260 se ofrece la señal de crominancia PAL. Esta señal se demodula y se decodifica a las señales B-Y e Y-R de la banda de base disponible en patilla 2 y 1 respectivamente del IC 7260.

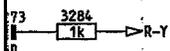
En la patilla 15 del IC 7250 se ofrece la señal de crominancia (PAL, SECAM).

El sistema recibido es reconocido por medio del "burst" (disparo) de color (en caso de PAL) o la señal de identificación (en caso de SECAM) en el umbral posterior del señal CVBS.

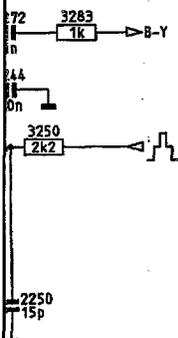
El circuito de identificación en el IC 7250 reconoce estas señales y pone la patilla 27 alta, si se trata de la recepción de una señal-SECAM. Así se conmuta el filtro de entrada vía el transistor 7251.

Conectando +12V a uno de los dos puntos siguientes (patilla 27 para SECAM, patilla 28 para PAL) se pone el IC 7250 en el sistema deseado. Se puede usar para facilitar la búsqueda de fallos. El circuito de identificación arriba descrito se salva de esta manera.

### PAL decodificador de crominancia IC7260



### PAL/SECAM decodificador de crominancia IC 7250



### Consejo para Servicio:

### Línea de retardo de la banda de base (Fig. 5.4)

Las señales B-Y y R-Y procedentes del decodificador de crominancia se generan a las líneas de retardo de la banda de base en el IC 7290 (TDA4661). Las señales directas y una señal de tiempo de línea única se suman.

El IC de control de vídeo IC 7280 (TDA3504) es alimentado con las señales B-Y y R-Y.

## 5.4 El controlador de vídeo (Fig. 5.5)

El IC de control de vídeo desmatriza las señales R-Y, B-Y e Y en señales R,G y B. Primero se ajusta la saturación de color (patilla 12). Las señales mezcladas externas, de PIP- y TXT-RGB entran en las patillas 8, 9 y 10 y son seleccionadas por la señal de supresión rápida en la patilla 7. A continuación se ajusta el brillo (patilla 17) y el contraste (patilla 16). También hay un limitador de la corriente del haz explorador (TS7281). Las señales de salida son señales RGB (patilla 1, 19, 20) que suministran los amplificadores finales RGB en el dispositivo del tubo de imagen.

### Entradas RGB

Con aparatos que disponen de PIP, las señales RGB de entrada del euroconector pasan primero al módulo-PIP, se mezclan con las señales RGB de teletexto y después pasan al controlador de vídeo. (IC7280).

El impulso de castillo de arena sincroniza la decodificación de color, procesa las señales de crominancia y luminancia y correlaciona las señales RGB con el cuadro.

## 5.5 Amplificadores finales RGB (Fig. 5.6)

Los amplificadores RGB se componen de 3 amplificadores idénticos, clase A montados en torno a transistores 7205, 7218 y 7227.

A través del diodo 6289 se mide la información de las crestas de la corriente del haz explorador (EHT info) para prevenir sobrecargas del tubo de imagen y de la alimentación de la alta tensión. Este limitador se activa regulando a la inversa la tensión de contraste del IC 7280. Esta limitación hace que la tensión de contraste permanezca siempre a menos de 4 voltios.

### Limitador de crestas de la corriente del haz explorador

### Alta tensión, Enfoque & VG2

La alta tensión, el enfoque y las tensiones VG2 son suministradas por la etapa final de línea. El enfoque y VG2 son regulables mediante potenciómetros en el transformador de línea 5445.

### Protección contra descargas disruptivas en el tubo de imagen

Para proteger el tubo de imagen contra descargas disruptivas se han tomado las siguientes medidas:

- 1) descargadores (3,7,9) en todas las conexiones de electrodos en el tubo de imagen.
- 2) resistencias en serie con electrodos RGB (3203, 3216, 3229).





## 6. Sincronización y desviación

El IC 7300 (Fig. 6.1) contiene, además de la parte de frecuencia intermedia (IC 7300/2A), también el circuito de sincronización horizontal y vertical y un generador de impulsos de castillo de arena (IC 7300/2B).

La señal de imagen CVBS va a la patilla 28 del IC 7300/2B. A través del separador de la señal de sincronización en el IC las señales de sincronización pasan al oscilador horizontal, al oscilador vertical y al circuito de identificación que genera una señal "baja" en la patilla 14 y una señal "alta" en la patilla 25 al reconocer una emisora.

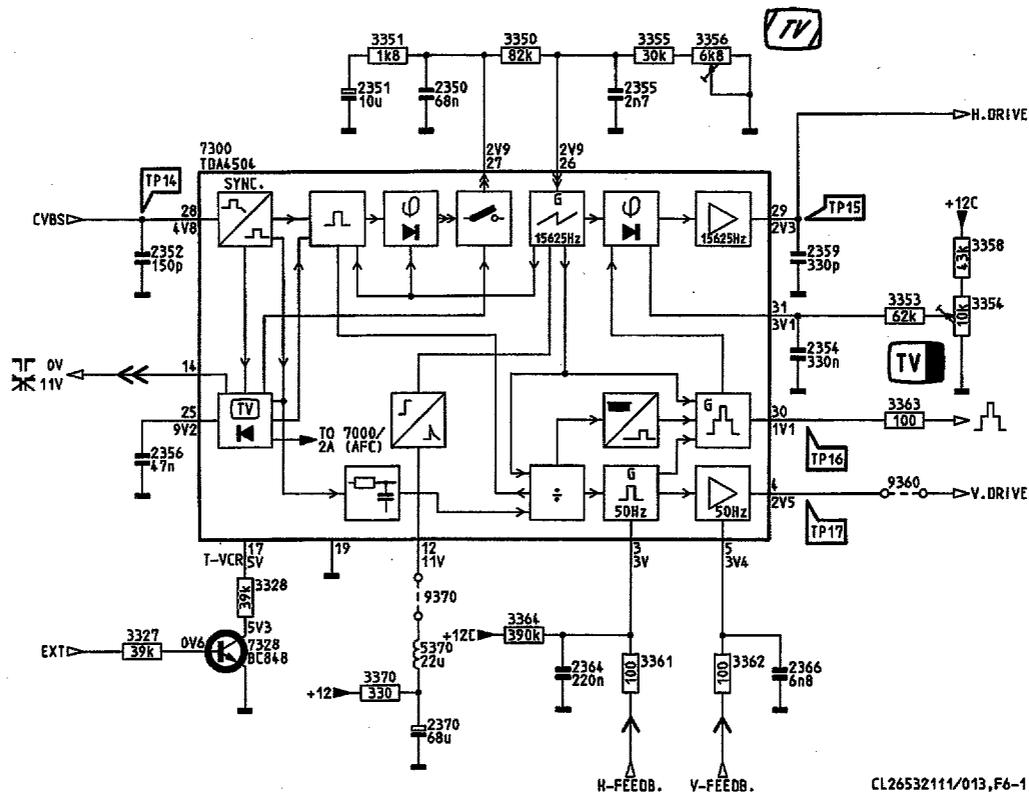


Fig. 6.1

CL26532111/013,F6-1

### Sincronización horizontal

El oscilador horizontal es un generador continuo de dientes de sierra. La correspondiente frecuencia propia se ajusta por medio de 3356. Durante el ajuste de 3356 la entrada (patilla 28) tiene que estar conectado con el +12C. Si se recibe una emisora, el oscilador continuo es sincronizado con los impulsos de sincronización del separador de sincronización. La tensión de dientes de sierra sincronizada alimenta al amplificador de salida que genera una tensión de bloqueo a la patilla 29, la señal de mando horizontal.

### Centrado horizontal

El centrado horizontal se ajusta con el potenciómetro 3354.

### Sincronización vertical

El impulso de cuadro se elimina de las señales de sincronización del separador de señales y se transmite a un circuito que cuenta los impulsos horizontales. Después de 625 líneas se genera un impulso de cuadro. En la patilla 4 del IC7300 está presente la señal de mando vertical que está sincronizada con los impulsos verticales de retorno.

## Castillo de arena

Por medio de los impulsos verticales y horizontales el generador del impulso de castillo de arena genera la señal de castillo de arena disponible en la patilla 30 del IC7300.

## Desviación horizontal (Fig. 6.2)

Mediante el transistor 7440 y transformador 5441 la señal de mando horizontal manda la etapa final de línea, el transistor 7445 y el transformador de línea 5445.

La etapa final de línea suministra la corriente de desviación horizontal y varias tensiones de alimentación.

La señal de retorno horizontal se desvía en la parte secundaria del transformador 5445 (patilla 7).

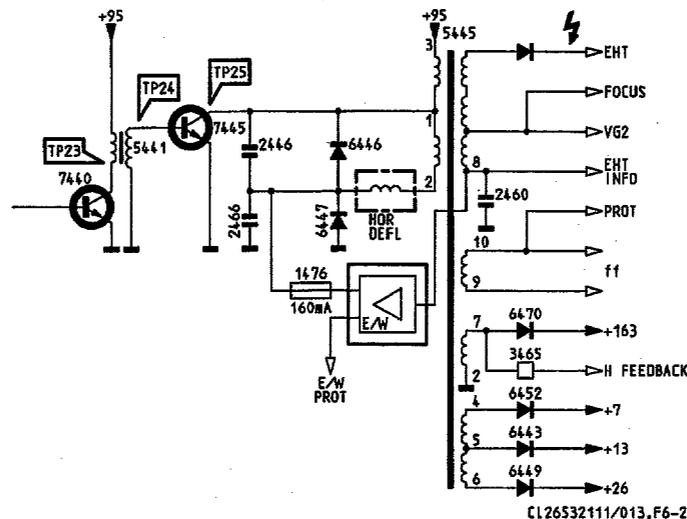


Fig. 6.2

## Desviación vertical (Fig. 6.3)

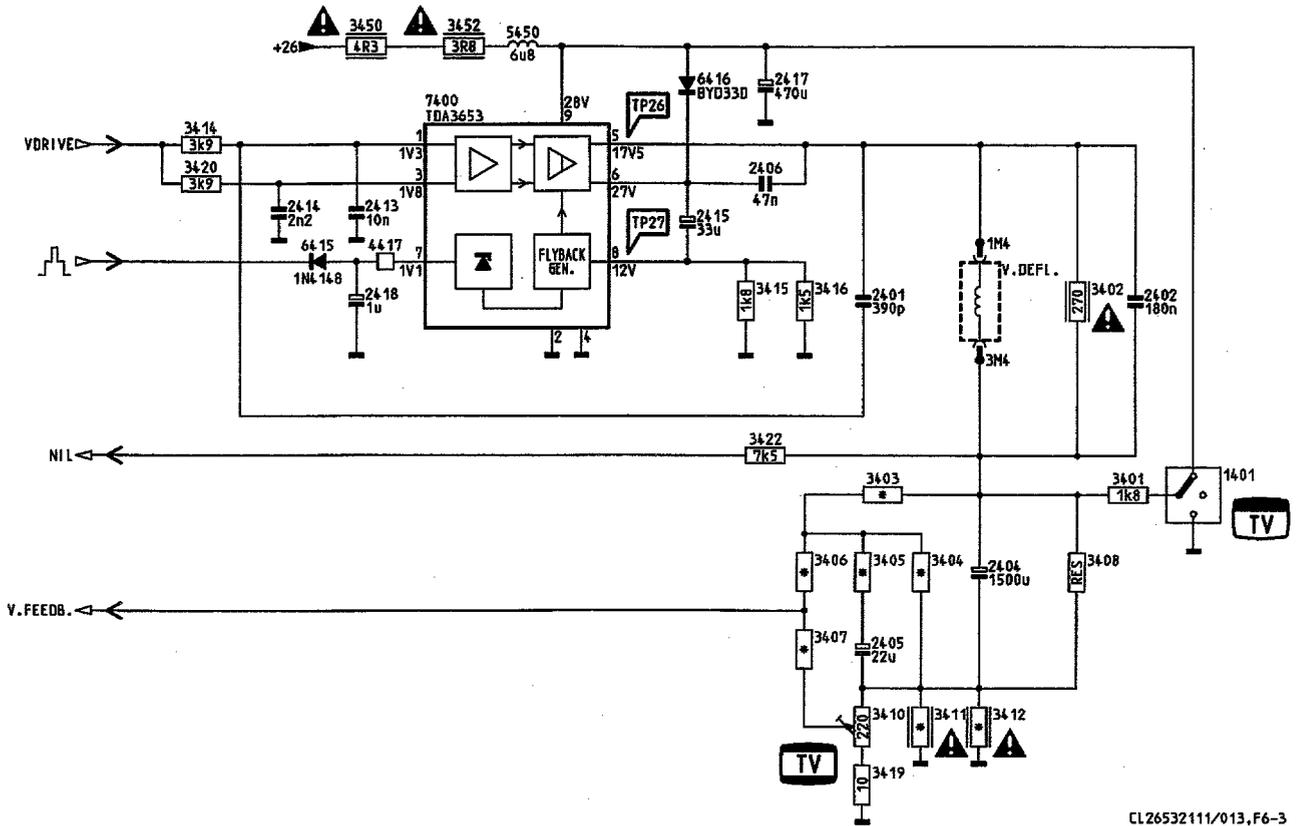
La desviación vertical se realiza por medio del IC 7400 (TDA3653).

Este IC es mandado desde las patillas 1 y 3 con la señal de mando vertical del IC 7300/2B y genera una tensión de desviación en la patilla 5.

El centrado vertical es determinado por la tensión con que se alimenta la resistencia 3401. Con el conmutador 1401 se puede elegir entre 3 regulaciones. La amplitud de la imagen se puede regular con el potenciómetro 3410.

En la patilla 8 del IC se genera la señal de retorno vertical (vertical flyback).

Para una descripción detallada de la desviación horizontal remitimos a la descripción del esquema del Chasis GR1-AX.



CL26532111/013, F6-3

Fig. 6.3

## 7. Teletexto (Fig. 7.1)

### Teletexto

El módulo de teletexto, se alimenta con las tensiones de alimentación +7 procedentes de la etapa final de línea, y es controlado por la señal CVBS procedente de la frecuencia intermedia IC7300.

El decodificador de teletexto está montado en torno al IC7700 (SAA5246). En él están unificados el procesador de entrada de vídeo, anteriormente aplicado y el generador de caracteres. La dirección se efectúa mediante un microordenador por separado (IC7702). El SAA5256 puede decodificar, además del teletexto estándar, también los sistemas amplios de teletexto TOP (Table of Pages) y FLOF (Full Level One Features). El SAA5246 está disponible en 3 versiones de idioma:  
SAA5246/E Idiomas europeos  
SAA5246/H Idiomas de Europa del Este  
SAA5524/T Idiomas de Europa del Oeste y turco

La comunicación entre el microordenador del módulo de teletexto y el microordenador en el chasis se realiza mediante el bus I<sup>2</sup>C. Los transistores 7755 y 7754 generan una señal de puesta a cero para el microordenador TXT.

Las páginas seleccionadas se almacenan en la memoria RAM IC7701.

La señal CVBS/Y es generada a través de la patilla 8 al decodificador de teletexto IC7700 (SAA5246). El circuito en torno a TS7732 y TS7731 adapta el tiempo de tránsito de grupo para los países escandinavos.

El decodificador de teletexto genera señales de teletexto RGB (patillas 15, 16 y 17), una señal de supresión rápida (patilla 19), una señal no entrelazada (patilla 21) y una señal reguladora de contraste (patilla 20).

### Descripción detallada

Para mayor información sobre el funcionamiento del circuito de teletexto remitimos a la descripción del esquema Computer Controlled Teletext (CCT), publicado en el pasado.

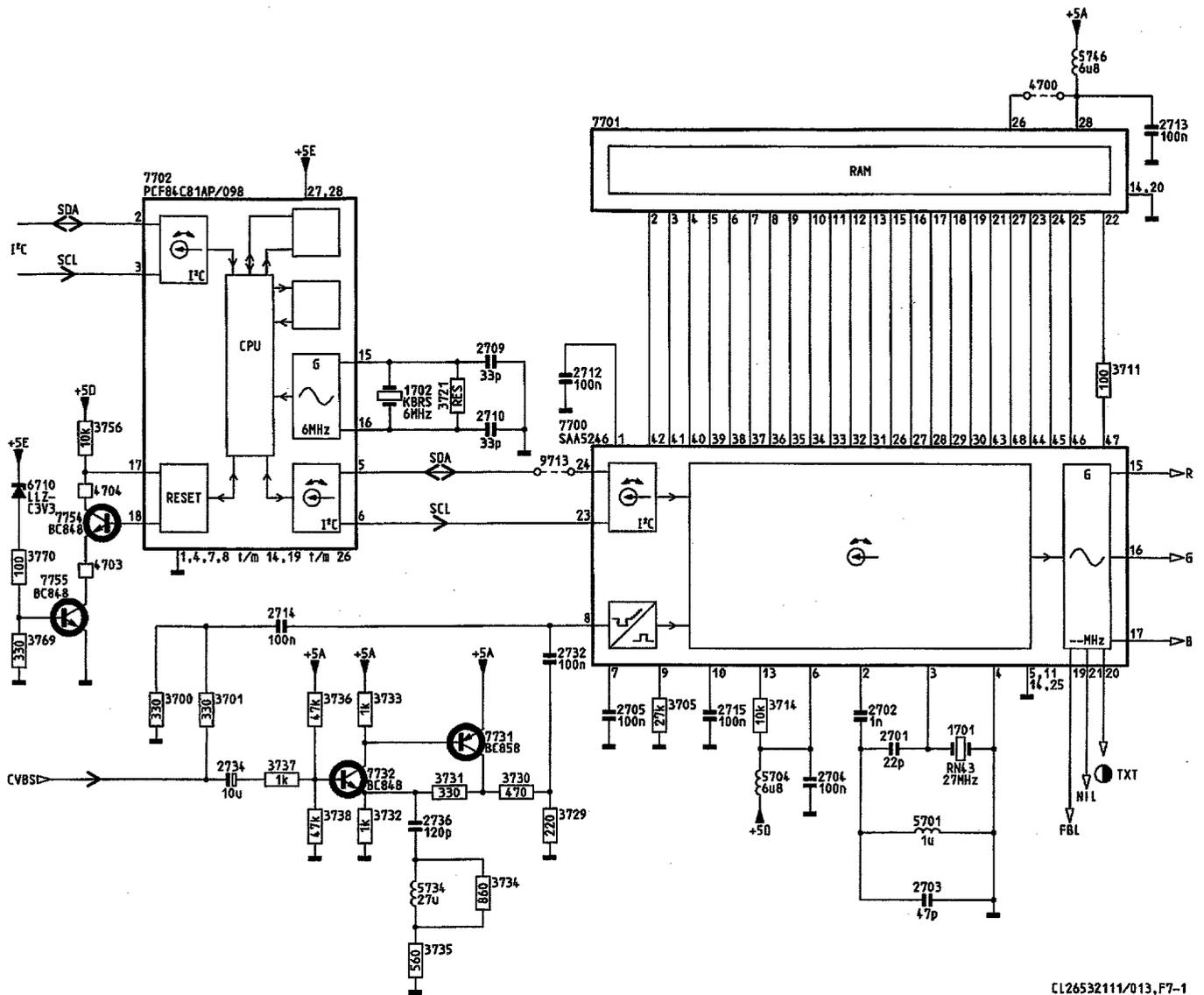


Fig. 7.1

CL26532111/013, F7-1

## 8. PIP

### Indice

- 8.1 Introducción
- 8.2 El esquema de bloques
- 8.3 Trayecto de la luminancia/crominancia PIP
- 8.4 Sincronización PIP
- 8.5 Convertidor A/D
- 8.6 El procesador PIP

### Dimensiones PIP

### Cuadro PIP

### Reducción de la imagen

## 8.1 Introducción

PIP quiere decir Picture In Picture (imagen en la imagen). Es una segunda imagen, reducida, con limitada nitidez de la imagen, proyectada en la imagen grande. Para visualizar otro programa en esta imagen pequeña, se necesita conectar una fuente externa, como mínimo. La fuente que se visualiza en la imagen pequeña es sin sonido. La información del sonido reproducido es siempre de la imagen grande.

Se puede seleccionar entre dos formatos de la imagen PIP (1/9 o 1/16 de la imagen principal). Dependiendo de lo seleccionado, la imagen PIP tiene más o menos líneas.

Alrededor de la imagen PIP se halla un cuadro. El espesor del cuadro por la parte superior e inferior es igual a 4 líneas. El espesor del cuadro por la parte izquierda y derecha es igual a 0,5s.

Para la adquisición de PIP se usa solo una parte limitada de la señal de vídeo ofrecida en total, en concreto 264 líneas, y de cada línea 47 s. La reducción de la imagen es 3 veces lineal (4 veces con la imagen grande de 1/16). Esta reducción de la imagen se consigue estableciendo el valor medio de las líneas de exploración y elementos de imagen. Véase el apartado 8.6 para más detalles.

## 8.2 El esquema de bloques

En la parte PIPSELECT (A) se determina qué señal se visualizará en la imagen PIP, esta parte se encuentra en el módulo EURO (véase también apartado 5.2 "Selección de fuente vídeo").

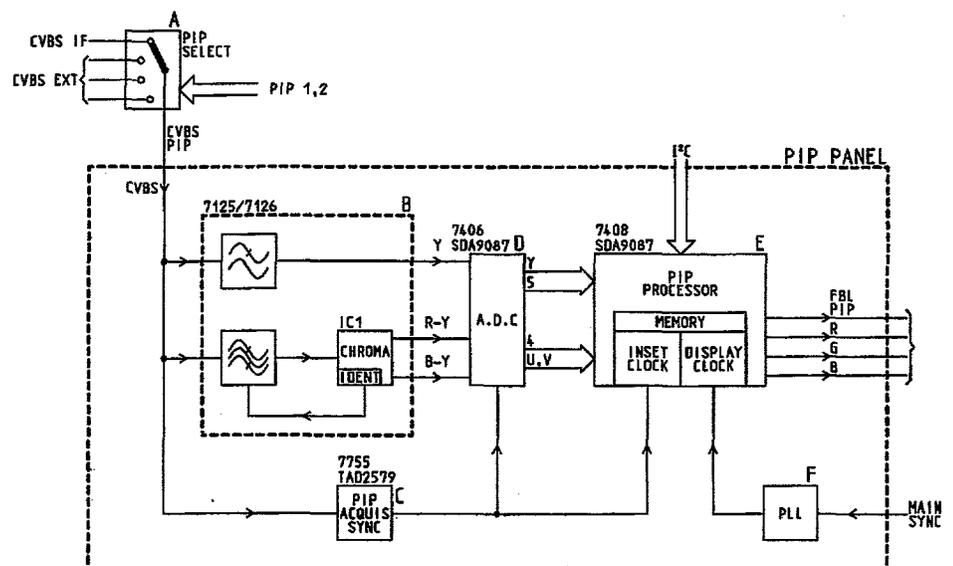


Fig. 8.1

La señal PIP CVBS seleccionada pasa al dispositivo PIP. La señal CVBS es transmitida aquí a la parte de luminancia-crominancia (B) y a la parte de sincronización (C). La señal de crominancia se separa de la señal de luminancia y después se demodula, seguidamente la señal de luminancia y crominancia se convierten de analógica a numérica en el convertidor D/A (D). Las señales digitalizadas se reducen con un factor 1:16 o 1:9, según el formato de PIP que se haya seleccionado y se salvan en la memoria del procesador PIP (E).

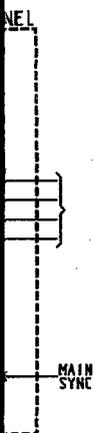
Puesto que la segunda fuente de señal no está sincronizada con la fuente de la señal principal, el procesado de señal descrito debe estar sincronizado con la imagen principal. Para realizarlo se ha añadido una parte separada de sincronización (C), que suministra señales que están sincronizadas con la señal de entrada PIP.

Las señales numéricas Y,U (B-Y) y V (R-Y) salvadas en la memoria son leídas y convertidas en señales R,G y B. Para obtener una imagen PIP estable dentro de la imagen principal, la lectura debe estar sincronizada con las señales de sincronización de la imagen principal. Esta sincronización se obtiene enviando el PLL (F), que genera el temporizador de lectura, junto con la señal de sincronización horizontal de la imagen principal. Junto con las señales R,G,B se envía una señal de supresión rápida PIP (FBL PIP) que regula la conmutación entre EXT RGB (procedente de EXT1) y PIP RGB, en caso de existir señal del procesador-PIP. Las señales de salida RGB, procedentes del módulo PIP se suministran al IC7309 (véase el apartado 5.5).

### 8.3 Trayecto de luminancia/crominancia PIP

La señal PIP-CVBS entra en la base del TS7234. (Véase la fig 8.2). La señal del emisor se desvía y pasa al IC de sincronización PIP (IC7755). La señal amplificada que está presente en el emisor de TS7233 se separa en una señal de luminancia y crominancia. La señal de luminancia pasa de un filtro pasabajo al ADC SDA9087 (IC7406).

La señal de crominancia va, en caso de un aparato de sistema único al decodificador de crominancia PAL IC7126. En caso de aparatos de sistemas múltiple, la señal es enviada al decodificador multiestándar IC7125.



## PAL only PIP

A través de un filtro de paso de banda la señal de crominancia es suministrada a la patilla 9 del IC7126 (TDA4510).

En este IC se demodula el color. Véase al apartado 5.4 para más detalles respecto al funcionamiento de este IC.

## sistema múltiple PIP

En caso de sistema múltiple PIP la señal de crominancia es suministrada a la patilla 15 del IC7125 (TDA4554) a través de un filtro de paso de banda. El filtro es conmutable y tiene 3 posiciones:

- SECAM En la posición SECAM las patillas 25, 26 y 28 del IC7125 están bajas. El filtro de entrada cumple con la norma deseada para SECAM: la curva de "reloj" (circuit clock).
- PAL La patilla 28 del IC7125 está ahora alta, el filtro está sintonizado en 4.43 MHz.
- NTSC NTSC PIP no se emplea en chasis Anubis B.

## Identificación del sistema

IC7125 (TDA4554) conecta automáticamente uno de los sistemas de color, y controla a la vez las patillas 25 hasta 28 inclusive para conmutar el filtro de entrada. Los sistemas son reconocibles por la señal de disparo o de identificación en el umbral posterior.

El identificador reconoce estas señales y a continuación pone uno de los puntos de salida 25 hasta 28 inclusive alto.

La patilla 23 está conectada a masa, por la cual se aplica identificación de línea SECAM.

Las señales de diferencia de color B-Y y R-Y procedentes del demodulador (IC7126 of IC7127) se suministran a las patillas 18 y 17 respectivamente del convertidor A/D.

## 8.4 Sincronización PIP

Para el procesado de una imagen PIP se necesitan 2 sincronizaciones: (véase la Fig. 8.3)

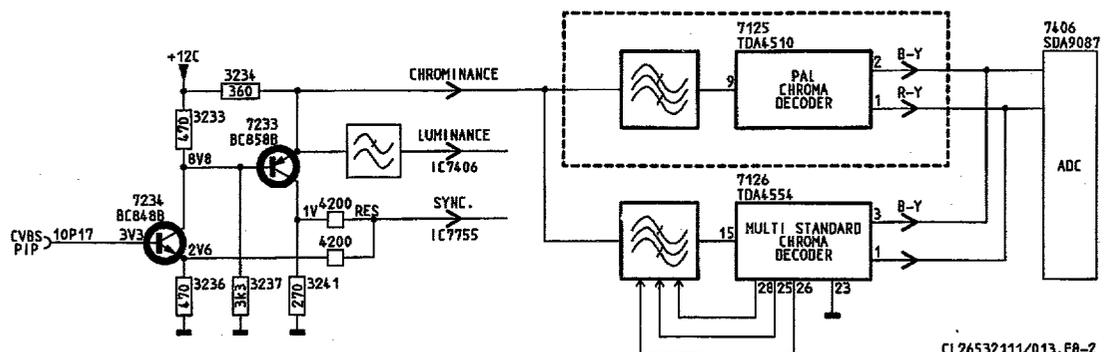


Fig. 8.2

CL26532111/013.F8-2

## Sincronización de adquisición

Después de estar procesada la imagen PIP seleccionada, esta se registra en una memoria en el procesador-PIP (IC7408). Para ello se precisa una sincronización con la imagen PIP. A este efecto se ha aplicado un IC de sincronización aparte (TDA2579A). La llamada sincronización de adquisición se emplea en:

- La parte de crominancia, donde se usa el generador de impulsos de disparo para separar el disparo de la crominancia.
- El convertidor de analógico a numérico (C.A.D.), donde se usa el manipulador del sincronismo de color para bloquear, y donde se genera un temporizador de 13,5 MHz que se sincroniza con el impulso manipulador del sincronismo de color.
- El procesador PIP, donde se genera el reloj de LECTURA direccionado por la sincronización horizontal y el temporizador de 13,5 MHz del C.A.N. y los impulsos de sincronización vertical procedentes del IC de la sincronización de adquisición.

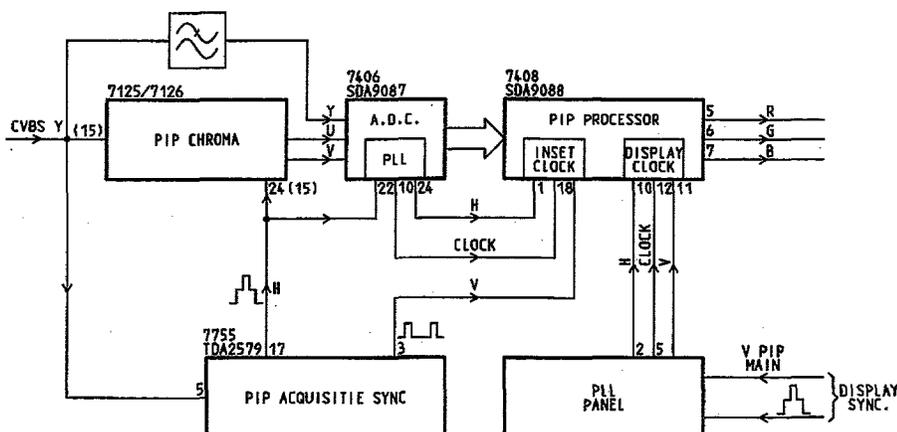
## Sincronización de la presentación

La imagen PIP presentada en la pantalla tiene que estar sincronizada con la imagen principal. Las señales para la lectura de la memoria del procesador-PIP se sincronizan por eso con los impulsos de sincronización horizontales y verticales de la imagen principal (sincr. de presentación).

## IC de sincronización de adquisición (TDA2579)

La PIP CVBS entra en el punto 5 del IC7755 (véase la Fig. 8.4).

El oscilador horizontal está montado alrededor de los C2238, R3238 y R3239, conectados con la patilla 15. El condensador C2238 se carga desde el IC7755 con una corriente continua hasta 6 voltios y se descarga a continuación a través de R3238 y R3239. Al variar el valor de R3239 se puede variar el tiempo de descarga, y con ello la frecuencia. Para ajustar la frecuencia continua se puede poner en cortocircuito la señal de entrada en el punto 5. El oscilador está ahora libre y con R3239 se puede regular esta frecuencia hasta que la imagen se detenga.



CL26532111/013,FB-3

Fig. 8.3

## Sincronización vertical

Los impulsos de sincronización vertical (V) salen a través del punto 3 y son mandados al procesador PIP.

## Generador de castillo de arena

Los impulsos líneas suministrados por el oscilador (G) van al generador de castillo de arena a través de un amplificador. El impulso de castillo de arena en el punto 17 tiene dos niveles:

- 12 voltios durante el retorno del punto de línea
- 2,5 voltios durante el retorno de cuadro

Puesto que la sincronización PIP no dirige etapa final de línea, la tensión de alimentación (punto 10) y la tensión de arranque (punto 16) pueden ser conectadas simultáneamente.

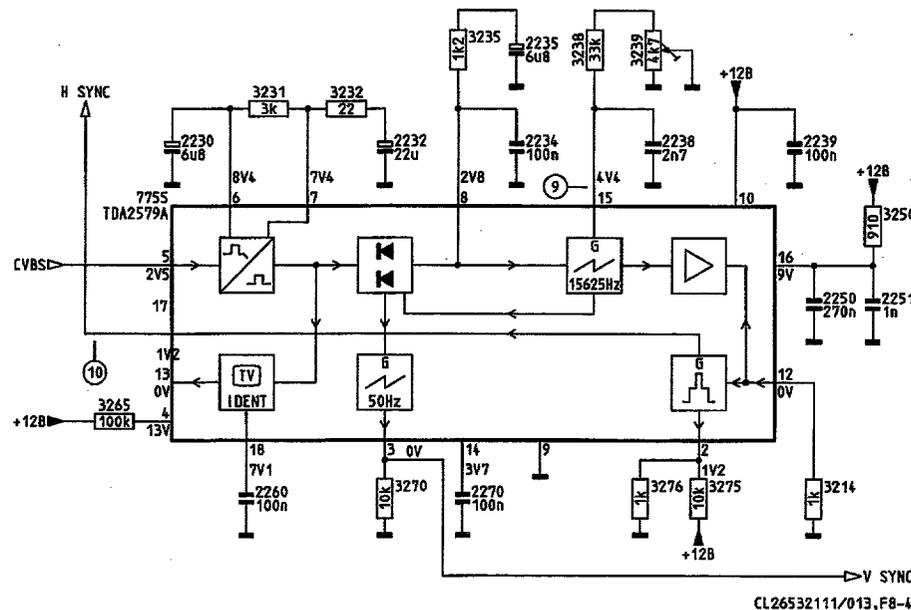


Fig. 8.4

## IC sincronización de la presentación (SDA9086)

El castillo de arena de la imagen principal llega al punto 8 del IC7410 a través de un amplificador diferencial y un seguidor de emisor (véase la fig. 8.5). Este IC contiene un VCO que genera 27 MHz.

El temporizador (13,5 MHz) es generado por un circuito PLL que está sincronizado con el castillo de arena de la imagen principal y está presente en la patilla 5 (Con 50Hz el VCO se divide por 2).

El impulso de sincronización horizontal (H) se deriva del temporizador (13,5MHz/864) y, por tanto, está también sincronizado con el castillo de arena de la imagen principal. El PLL compara la frecuencia dividida del temporizador con la señal en el punto 8, y genera impulsos más altos/bajos, la red RC los aplanan en la patilla 3. Con ello se ajusta el VCO hasta que el temporizador es exactamente un múltiple de la frecuencia de líneas de la imagen principal.

El impulso de sincronización vertical procedente de la etapa final de cuadro (V<sub>PIP</sub>) (véase el apartado 6.2) es mandado al procesador PIP.

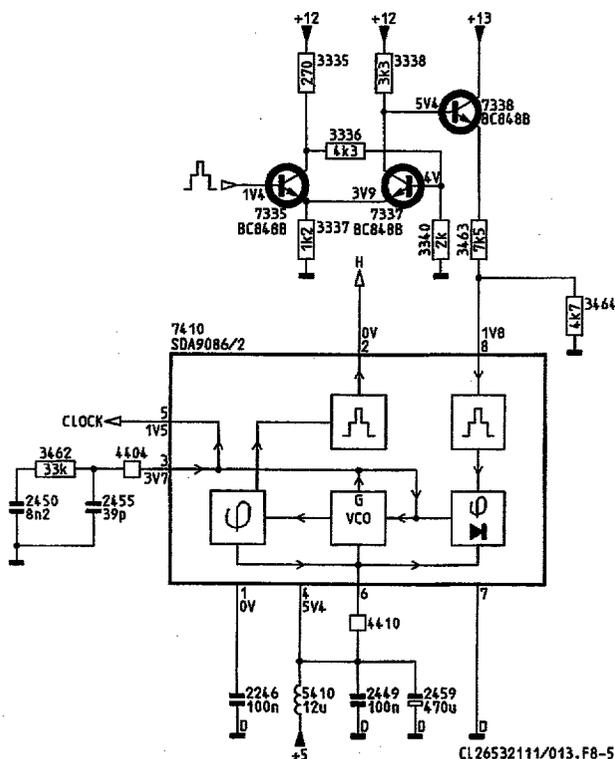


Fig. 8.5

## Frecuencia de reloj interna

## Ancho de banda reducido

## Señales de diferencia de color multiplexadas

## Retardo de la luminancia

**Y : 5 bits**  
**R-Y : 2 bits**  
**B-Y : 2 bits**

## 8.5 El convertidor A/D

El convertidor de analógico a numérico es regulado por una frecuencia de repetición generada internamente de 13,5 MHz (véase la fig. 8.6). Esta frecuencia de reloj está trabada con la señal de reloj procedente del IC de la sincronización de presentación IC7410 ofrecida en la patilla 22.

Las señales de diferencia de color R-Y y B-Y entran en el convertidor A/D a través de TS7402 y TS7400 vía la patilla 17 y 18 respectivamente.

La señal Y pasa primero por un filtro pasabajo para filtrar la señal de crominancia y para evitar la formación de líneas plegadas.

Puesto que la señal finalmente llega a la pantalla con un ancho de banda reducido en la imagen PIP, el filtro tiene un punto de cruce de solamente 1,3 MHz.

Los divisores de tensión entre la patilla 13 ( $V_{ref\ Low}$ ) y patilla 12 ( $V_{ref\ High}$ ) determinan las tensiones de referencia en IC7406.

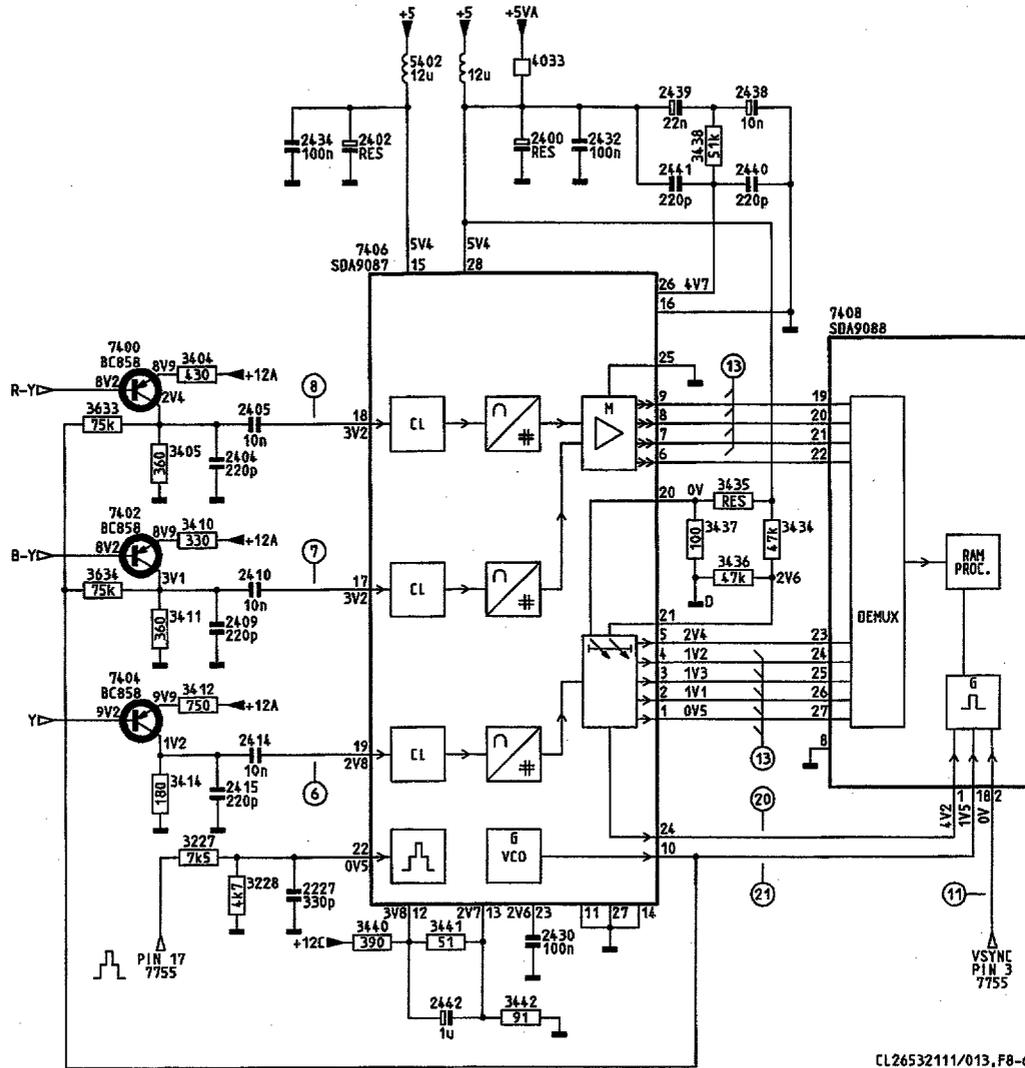
Como el ancho de banda de la señal R-Y y de la señal B-Y es más pequeño que el de la señal-Y, la frecuencia de muestreo para R-Y y B-Y puede ser inferior a 13,5 MHz.

Por eso se multiplexan las señales de diferencia de color de señales de 5 bits con una frecuencia de muestreo de 13,5 MHz, a señales de 2 bits con una frecuencia de muestreo de 13,5 MHz. Esto ocurre por usar solamente 1 de cada 4 muestras y por repartir 5 bits de esta muestra sobre 2 bits y 4 períodos de reloj (véase la fig. 8.6). Como a consecuencia de ello (y a consecuencia del demultiplexado posterior) se retardan las señales, también hay que retardar la señal-Y.

Este retardo lo produce una línea de retardo interna, cuyo retardo se regula por medio de la tensión en las patillas 20 y 21. Con la regulación usada el tiempo de retardo está fijado en 6 períodos de reloj.

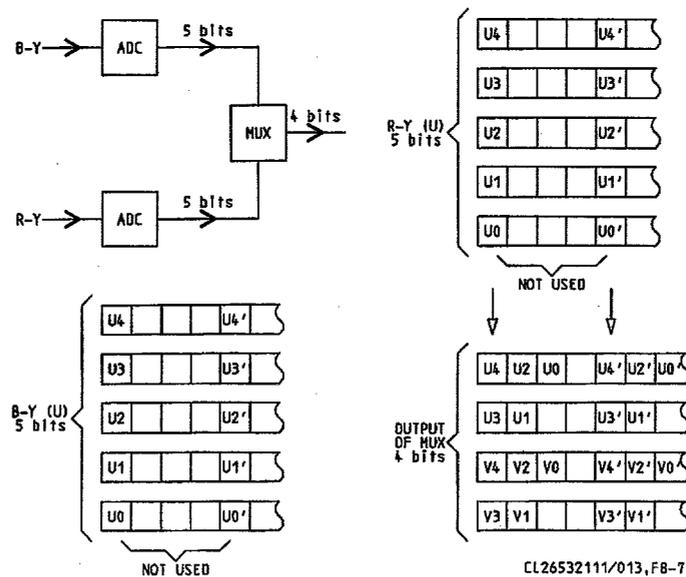
De la señal-Y numérica se deriva un impulso de supresión horizontal, que a través de la patilla 24 pasa al procesador PIP, donde se usa este impulso para sincronizar el reloj de lectura.

Por tanto, el C.A.D. suministra una señal-Y de 5 bits, una señal B-Y de 2 bits y una señal R-Y de 2 bits al procesador PIP.



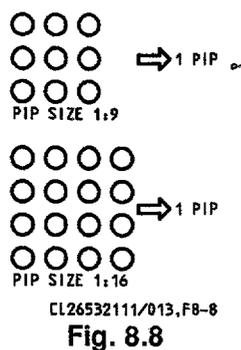
CL26532111/013, F8-6

Fig. 8.6



CL26532111/013, F8-7

Fig. 8.7



## 8.6 El procesador PIP

El procesador PIP recibe una señal Y de 5 bits y dos de 2 bits (U y V). Previamente se demultiplexan estas señales de diferencia de color.

Para poder poner la imagen PIP en un tamaño reducido dentro de la imagen principal debe ser comprimida previamente. Dependiendo del tamaño PIP elegido se determina en el filtro de decimación el promedio de 9 o 16 muestras. La reducción se efectúa siempre con 3 o 4 muestras en sentido horizontal y vertical (véase la Fig. 8.7)

Además de esta compresión se eliminan algunas líneas de la parte superior e inferior. De cada línea se elimina en la parte derecha e izquierda, además, unas muestras. El número de líneas y pixels que permanecen se da en la tabla 8.1

TAMAÑO PIP	NUMERO DE PIXELS POR LINEA			NUMERO DE LINEAS
1/9	212	53	53	88
1/16	160	40	40	66

Tabla 8.1

Puesto que la frecuencia de muestreo para R-Y y B-Y es 4 veces más baja que para Y, el número de pixels restantes es también 4 veces más bajo.

Esta información reducida se almacena ahora en la memoria por medio temporizador INSET (véase el apartado 8.4). La lectura de la memoria se realiza con el temporizador DISPLAY (indicador) (véase también apartado 8.4) Para convertir las señales leídas Y, R-Y y B-Y en una matriz en señales R, G y B, deben tener la misma frecuencia de muestreo. El interpolador pone las frecuencias al mismo nivel.

### El interpolador

En el interpolador, por interpolación lineal se calculan y se introducen 3 muestras intermedias entre dos muestras consecutivas de R-Y y B-Y. Y, R-Y y B-Y tienen ahora la misma frecuencia de muestreo (13,5MHz).

En la parte de supresión de la imagen PIP se genera un impulso que es alto durante la presencia de la imagen PIP. Esta supresión rápida se ejecuta a través de la patilla 9 y se emplea para suprimir la imagen principal durante la presencia de la imagen PIP.

### La matriz RGB

R-Y, B-Y e Y se convierten en la matriz en R, G y B.

### El convertidor DA

En el convertido de analógico a numérico se convierten la señales R, G y B en señales analógicas, que salen a continuación vía las patillas 5, 6 y 7.

### EXT RGB / PIP RGB

En el IC7380 se selecciona por medio de la señal de supresión de la imagen PIP entre RGB de EXT1 o RGB PIP.

## Indice

- 9.1 Introducción
- 9.2 El lado primario
- 9.3 El lado secundario
- 9.4 Circuitos protegidos
- 9.5 Consejos para el Servicio

## 9. La alimentación

### 9.1 Introducción

En Anubis B se aplica un SOPS (Self Oscillating Power Supply) integrado. Véase el esquema simplificado de bloques de la Fig. 9.1.

El SOPS está montado en torno a dos ICs: un optoacoplador especial IC7514 (CNR50) y el IC de regulación IC7500 (TDA8385).

Algunas funciones en el lado primario son:

- circuito de dirección para el transistor conmutador (FET)
- circuito de arranque
- protección contra subcargas

Algunas funciones en el lado secundario son:

- regulación de tensión
- función de modo de espera
- protección contra sobrecargas

El período de conmutación del transistor conmutador (FET) TS7525 se puede dividir en dos partes principales (véase la Fig. 9.2):

- $T_{on}$ : conmutador-FET está en estado de conducción; la energía se almacena en el transformador.
- $T_{off}$ : conmutador-FET elimina; la energía en el transformador se transfiere al lado secundario
- $T_{off-s}$ : conmutador-FET elimina; cuando toda la energía está transferida, la bobina primaria del transformador oscila con C2524 (condensador sobre FET)

El  $T_{on}$  del FET es ajustable y depende de la carga y tensión de entrada (280V DC) del SOPS. Para mantener la atenuación de inserción la más baja posible, se conecta FET en el momento en que la tensión de la fuente de drenaje  $U_{ds}$  es mínima.

El optoacoplador IC7514 (CNR50) hace conmutar el FET. El IC7500 (TDA8385) hace conducir al LED del optoacoplador.

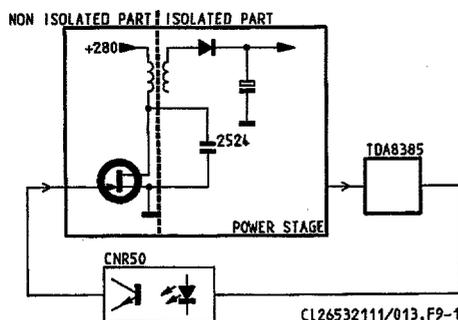


Fig. 9.1

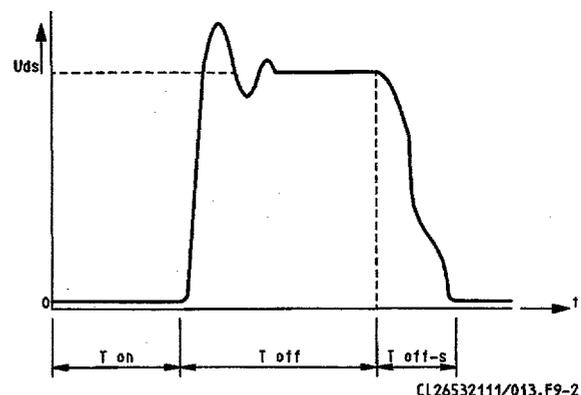


Fig. 9.2

## 9.2 El lado primario

### Alimentación e inicialización de la CNR50 (Fig. 9.3)

La CNR50 es alimentada desde C2511, éste es cargado por medio de la resistencia R3514 y R3515 desde la tensión de red rectificada. Si la tensión sobre el condensador C2511 (tensión de alimentación de la CNR50) es superior a 14,8V y la tensión sobre R3529 superior a 2,95V, la CNR50 iniciará. Una vez iniciada la CNR 50, la salida en la patilla 6 suministrará una corriente de 1 mA a la puerta del FET conmutador. En el momento de alcanzar la umbral-Vgs del FET, éste empieza a conducir. El devanado 6-8 coge ahora la alimentación del optoacoplador, antes de que C2511 esté descargado hasta un nivel inferior a 3,9V (la tensión de alimentación mínima de la CNR50).

### Protección contra subcargas

Vía el divisor de tensión 3529/3518 se detecta el nivel de la tensión de entrada del SOPS (280V DC) a través de la patilla 7 de la CNR50. Cuando la tensión es superior a 2,9V (250V DC tensión de entrada) empieza la inicialización. Cuando la tensión reduce a menos de 2,35V (200V DC tensión de entrada), se corta la alimentación (protección contra subcargas). Así se evita que el IC de regulación (TDA8385) y el FET conmutador empiezan a trabajar con una tensión demasiado baja.

### Inicialización del SOPS

Cuando la CNR50 está inicializada y el FET conmutador en conducción, el devanado 9-6 (devanado de avance frente al devanado 1-7) asume el mando de la tensión de excitación Vgs, poniendo y manteniendo de este modo el FET en conducción.

Una vez iniciado el IC7500 (TDA8385), se conmuta el LED de la CNR50. La salida de la CNR50 (patilla 6) se pone en 0.5V y el conmutador FET se desconecta.

Desconectado el FET, la energía en el transformador pasa al lado secundario. En el momento en que la transferencia de energía termina, se produce una inversión de la polaridad de todas las tensiones. Esto lo detecta el IC7500 (TDA8385) con el resultado de: LED conectado, FET desconectado, almacenamiento de energía en el transformador, LED conectado, FET desconectado, transferencia de energía, LED desconectado, FET conectado, etc. or será activado.



### El modulador de la anchura del impulso

La tensión de salida del circuito de alimentadores (+97,5 alimentación) vuelve a la patilla 9 produciéndose realimentaciones de las resistencias R3531, R3534 y R3535 y se compara con la tensión de dientes de sierra del generador de dientes de sierra. En el momento que la tensión de dientes de sierra es superior a la tensión medida, la salida del modulador de la anchura del impulso se pone alta y se conecta el LED. El FET conmutador se desconecta.

### Dispositivo de arranque lento

El dispositivo de arranque lento mejora la fiabilidad del circuito de alimentadores durante la inicialización. El condensador C2564 se va cargando lentamente durante la inicialización del circuito de alimentadores. El nivel de la tensión de este condensador se transforma en el TDA8385 en un  $T_{on-max}$  del FET conmutador y determina así la cantidad de corriente  $I_{ds}$  máxima que puede pasar por el FET conmutador.

De esta forma se va subiendo gradualmente el nivel de  $T_{on-max}$  durante la inicialización. Este dispositivo de arranque lento se usa al conectar el aparato, y al inicializar desde el modo de espera, en caso de sobrecarga o cortocircuito.

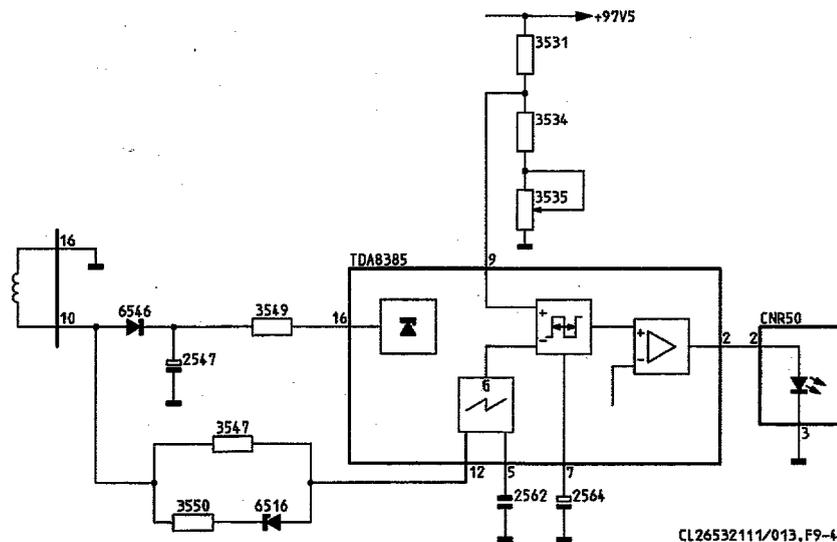


Fig. 9.4

CL26532111/013, F9-4

### Modo de espera (Fig. 9.5)

En el modo de espera la alimentación trabaja conforme el principio del modo de descarga (un rato la alimentación está conectada y otro apagado). El Anubis B, al contrario de la alimentación GR2, no dispone de un tiristor de modo de espera. En el modo de espera la reducción de las tensiones de salida es mínima con respecto a los valores nominales de tensión (70-90%). Por este motivo, a través de un circuito especial (R3388, R3383, D6385, C2386, R3382, TS7388, R3381, R3382 y D6384) se desconecta la etapa de salida de línea durante el modo de espera y se arranca lentamente al inicializar desde el modo de espera.

Estando en el modo de espera el transistor 7573 sale de conducción (la actividad de la señal de modo de espera del P es baja). A consecuencia de ello la tensión en la patilla 10 del TDA8385 sube a más de 2,5V, entrando el TDA8385 en el modo de espera. El control del modo de espera del TDA8385 es por histéresis: En cuanto la tensión de la patilla 10 del TDA8385 (la tensión dividida por 3569/3571 sobre C2560 que durante el modo de espera constituye una reflexión de las tensiones de salida del SOPS) sea superior a 2,5V, el FET se desconecta. En cuanto la tensión en la patilla 10 del TDA8385 baje a menos de 2,0V el llamado burst es activado (FET es (des)conectado con una frecuencia máxima; con una frecuencia máxima porque el transistor TS7573 no conductor pone al transistor TS7572 en estado de conducción y C2564 se pone en cortocircuito, por lo cual  $T_{on}$  en el modo de espera es siempre mínimo).

### Protección (Fig. 9.6)

En la patilla 8 del TDA8385 se indican las situaciones de sobrecargas. Si la tensión en la patilla 8 sube a más de 2,5V, el LED de la CNR50 entra en estado de conducción continua quedando el FET fuera de conducción. La alimentación del TDA8385 se interrumpe, el LED se desconecta y la alimentación vuelve a conectarse. Si, a pesar de ello, todavía existe una sobrecarga, este proceso seguirá repitiéndose (modo de hipo).

## 9.4 Circuitos protegidos (Fig. 9.6)

### Protección contra sobrecargas (SOPS)

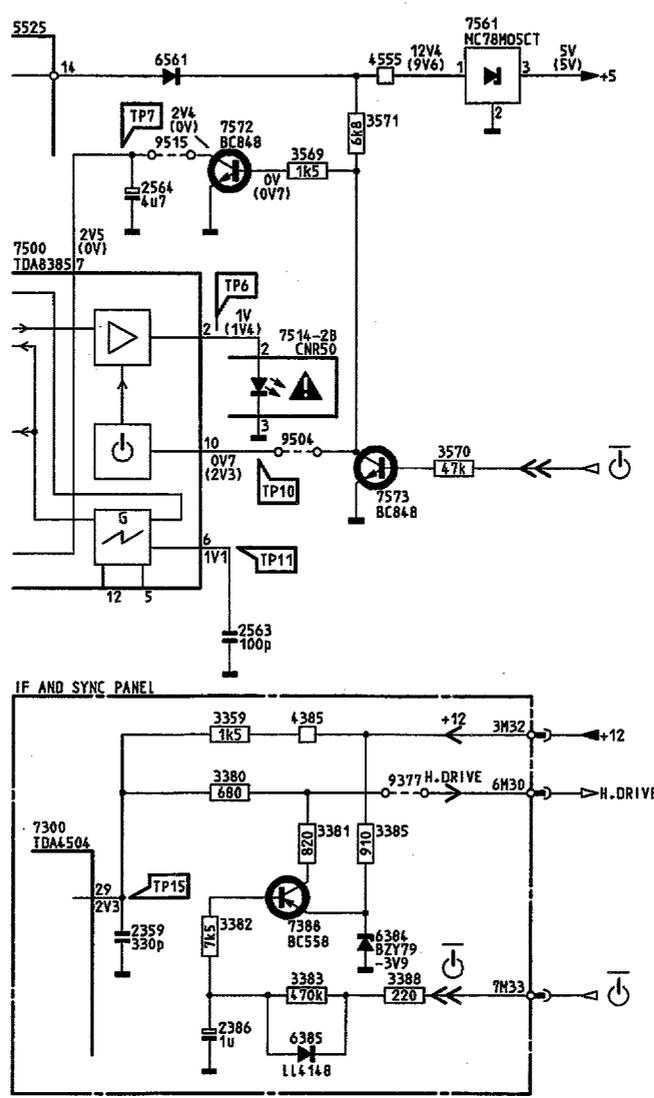
Mediante el diodo zener D6565 se protege el circuito alimentador contra sobrecargas. Si la tensión en C2560 (no estabilizada +5) sube a más de 15V, se activa la protección y se desconecta el circuito alimentador.

### Protección contra alta tensión (LOT)

Si la altura del impulso del retorno del punto de línea incrementa (y con ello también la alta tensión) debido a, por ejemplo, un fallo en el circuito de líneas, la tensión en la patilla 10 del LOT aumentará también. Si esta tensión sube demasiado, D6469 y el diodo zener D6564 comenzarán a conducir y la protección del circuito alimentador será activado.

### Protección contra corriente del haz explorador (BCI)

La corriente del haz explorador pasa en principio por R3460 y R3461 y se traduce en una tensión (Beam Current Info) sobre estas resistencias. Si la tensión sobre esta resistencia aumenta (corriente del haz explorador más grande) será activada la protección del circuito alimentador a través de R3472, R3478, R3480, R3474, D6472, R3467 y D6564.



CL26532111/013,F9-5

Fig. 9.5

## Protección contra sobreexploración

Un fallo puede dar lugar a una desviación horizontal demasiado grande o que la corriente del haz explorador dé contra los laterales del tubo de imagen. Ello puede resultar en sobreexploración. Para evitarlo, se mide una tensión-E/W demasiado alta vía 6476 en 6564 y será activada la protección del circuito alimentador.

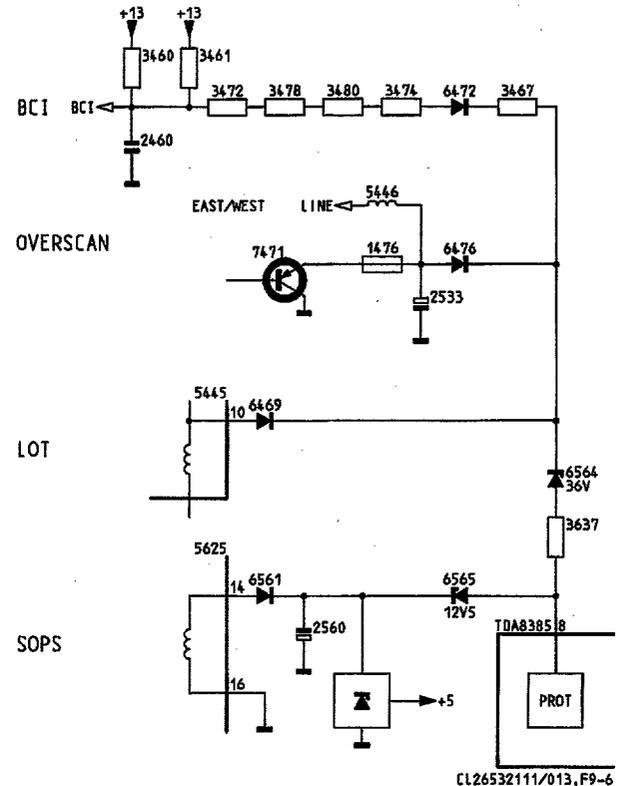


Fig. 9.6

## 9.5 Consejos para servicio

C2547 es un tipo especial con una impedancia muy baja. Reemplazarlo únicamente por el tipo prescrito.